

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-068731

(43)Date of publication of application : 07.03.2003

(51)Int.CI.

H01L 21/316
H01L 21/318
H01L 29/78

(21)Application number : 2001-260179

(71)Applicant : TOKYO ELECTRON LTD

(22)Date of filing : 29.08.2001

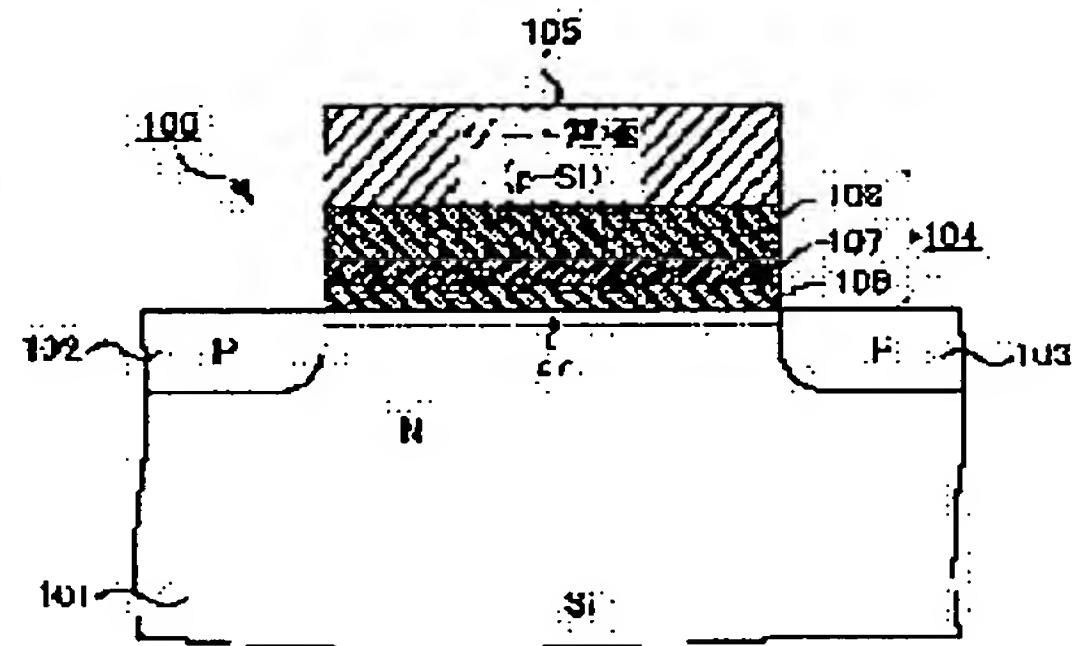
(72)Inventor : MURAKAWA EMI
KUMAI TOSHIKAZU
NAKANISHI TOSHIO

(54) METHOD OF FORMING INSULATING FILM AND FORMING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of forming an insulating film having high reliability and a forming system.

SOLUTION: A gate insulating film 104 of a MISFET 100 consists of a silicon oxide film 106, a silicon nitride film 107, and a high dielectric constant film 108. The silicon oxide film 106 and the silicon nitride film 107 are formed by microwave plasma processing using a radial line slot antenna.



LEGAL STATUS

[Date of request for examination] 06.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The oxide-film formation process which forms silicon oxide in the surface field of a silicon substrate, The nitride formation process which forms a silicon nitride in the surface field of said silicon oxide, It has the process which forms the dielectric constant film with a dielectric constant higher than silicon oxide on said silicon nitride. Said oxide-film formation process To the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits The front face of said silicon substrate is exposed and it has the process which forms silicon oxide in the surface field of said silicon substrate. Said nitride formation process The formation approach of the insulator layer characterized by what the front face of said silicon oxide is exposed to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits, and it is equipped with the process which forms a silicon nitride in the surface field of said silicon oxide for.

[Claim 2] Said oxide-film formation process is the formation approach of the insulator layer according to claim 1 characterized by what the process which reforms the oxide film which already exists on said silicon substrate is included for by exposing the front face of said silicon substrate to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits.

[Claim 3] Said oxide-film formation process is the formation approach of the insulator layer according to claim 1 or 2 characterized by what it has the process which oxidizes the surface field of said silicon substrate for by exposing the front face where said silicon substrate was exposed to the plasma which irradiated microwave and generated it from the flat antenna which equips with two or more slits the process which exposes the front face of said silicon substrate, and the gas containing oxygen.

[Claim 4] Said nitride formation process is the formation approach of an insulator layer given in claim 1 characterized by what it has the process which nitrides the surface field of said silicon oxide for thru/or any 1 term of 3 by exposing the front face of said silicon oxide to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits.

[Claim 5] Said dielectric constant film is the formation approach of an insulator layer given in claim 1 characterized by what a metal is constituted as a principal component and it has further for the dielectric constant film refining process which reforms said dielectric constant film by exposing the front face of said dielectric constant film to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits thru/or any 1 term of 4 .

[Claim 6] The formation approach of the insulator layer according to claim 5 characterized by what the plasma of the gas containing said oxygen removes the carbon in said dielectric constant film for at said dielectric constant film refining process.

[Claim 7] The formation approach of an insulator layer given in claim 1 characterized by what said silicon oxide is formed by the thickness of 1nm – 20nm, and said silicon nitride is formed for by the thickness of 0.5nm – 6nm in said nitride formation process in said oxide-film formation

process thru/or any 1 term of 6.

[Claim 8] Said gas is the formation approach of an insulator layer given in claim 1 characterized by what is constituted including an argon thru/or any 1 term of 7.

[Claim 9] Said insulator layer is the formation approach of an insulator layer given in claim 1 characterized by what the gate dielectric film of an insulated gate field effect transistor is constituted for thru/or any 1 term of 8.

[Claim 10] The oxide-film formation unit which forms silicon oxide in the surface field of a silicon substrate, The nitride formation unit which forms a silicon nitride in the surface field of said silicon oxide, It has the dielectric film formation unit which forms the dielectric constant film with specific inductive capacity higher than silicon oxide on said silicon nitride. Said oxide-film formation unit To the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits The front face of said silicon substrate is exposed and silicon oxide is formed in the surface field of said silicon substrate. Said nitride formation unit The formation system of the insulator layer characterized by what the front face of said silicon oxide is exposed to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits, and a silicon nitride is formed in the surface field of said silicon oxide for.

[Claim 11] Said oxide-film formation unit is the formation system of the insulator layer according to claim 10 characterized by what the oxide film which already exists on said silicon substrate is reformed for by exposing the front face of said silicon substrate to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits.

[Claim 12] Said oxide-film formation unit is the formation system of the insulator layer according to claim 10 or 11 characterized by what is oxidized in the surface field of said silicon substrate by exposing the front face where the front face of said silicon substrate was exposed, and said silicon substrate was exposed to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits.

[Claim 13] Said nitride formation unit is the formation system of an insulator layer given in claim 10 characterized by what the surface field of said silicon oxide is nitrided for thru/or any 1 term of 12 by exposing the front face of said silicon oxide to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits.

[Claim 14] Said dielectric constant film is the formation system of an insulator layer given in claim 10 characterized by what a metal is constituted as a principal component and it has further for the dielectric constant film refining unit which reforms said dielectric constant film by exposing the front face of said dielectric constant film to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits thru/or any 1 term of 13 .

[Claim 15] The formation system of the insulator layer according to claim 14 characterized by what the plasma of the gas containing said oxygen removes the carbon in said dielectric constant film for in said dielectric constant film refining unit.

[Claim 16] It is the formation system of an insulator layer given in claim 10 which said silicon oxide is formed by the thickness of 1nm – 20nm with said oxide-film formation unit, is said nitride formation unit, and is characterized by what said silicon nitride is formed for by the thickness of 0.5nm – 6nm thru/or any 1 term of 15.

[Claim 17] Said gas is the formation system of an insulator layer given in claim 10 characterized by what is constituted including an argon thru/or any 1 term of 16.

[Claim 18] Said insulator layer is the formation system of an insulator layer given in claim 10 characterized by what the gate dielectric film of an insulated gate field effect transistor is constituted for thru/or any 1 term of 17.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the formation approach of a reliable insulator layer, and a formation system.

[0002]

[Description of the Prior Art] Detailed-ization of the insulated gate field effect transistor (Metal Insulator Semiconductor FieldEffect Transistor: MISFET) included in a semiconductor integrated circuit is progressing with high integration of a semiconductor integrated circuit, and a raise in detailed. As for the thickness of the gate dielectric film of current and MISFET, the very thin thickness of about several nm is demanded with detailed-izing.

[0003] Generally, the silicon oxide (SiO₂ film) in which gate dielectric film is formed of thermal oxidation of a silicon substrate is used. however — if silicon oxide is made thin to about several nm — the impurity from the increment in a leak (tunnel) current, and gate electrodes (polish recon etc.) — running — etc. — it becomes a problem.

[0004] In order to control the increment in tunnel current etc., the laminating gate dielectric film which carried out the laminating of the film with specific inductive capacity higher than silicon oxide (high dielectric constant film) on the silicon oxide (or a silicon nitride, a silicon acid nitride) of a thin film is developed. Effective oxide-film conversion thickness (EOT) is low maintainable, securing a certain amount of physical thickness of gate dielectric film by using laminating gate dielectric film. Here, effective oxide-film conversion thickness is the value which converted specific inductive capacity epsilon and the thickness of the film of the real thickness t into the thickness of the silicon oxide of specific-inductive-capacity epsilon_{SiO₂}, and is defined by EOT= (epsilon_{SiO₂}/epsilon) -t.

[0005] The formation approach of laminating gate dielectric film using the silicon nitride (SiN film) as high dielectric constant film is indicated by JP,2000-294550,A. the direct acid nitride (or an oxide film or a nitride) formed by the thickness of 1nm or less using the plasma treatment equipment with which the insulated gate formed in the above-mentioned official report by the approach of disclosure is equipped with a radial line slot antenna (RLSA), and the about 2nm SiN film formed of CVD on this acid nitride — since — it is constituted.

[0006] When RLSA mold plasma treatment equipment is used, compared with the case where it forms by CVD, the film with, more high quality with few dangling bonds is formed. Moreover, since film formation processing using RLSA mold plasma treatment equipment is comparatively performed at low temperature (250 degrees C – 450 degrees C), compared with other plasma treatment, the damage on the front face of the film is reduced. Thus, the film formed by RLSA mold plasma treatment equipment is quality, therefore the about 1000-degree C annealing treatment in an elevated temperature is not required, and diffusion of a dopant etc. is prevented.

[0007] Here, the SiN film is used for the above-mentioned laminating gate dielectric film as high dielectric constant film. The specific inductive capacity of the SiN film is about eight, therefore EOT of the SiN film does not become about 0.5 (= 4/8) twice real thickness. For this reason, in order to obtain EOT thin enough, securing physical thickness thick enough in order to meet the

demand of detailed-izing, when the SiN film is used, there is a limitation.

[0008] For this reason, laminating gate dielectric film with more thin EOT can be obtained using the insulator layer of an inorganic system with more high specific inductive capacity, for example, an aluminum oxide, (specific inductive capacity: 11), a zirconium dioxide (24), an oxidation hafnium (25), etc. For example, when specific inductive capacity uses the zirconium dioxide of 24, about 0.17 (= 4/24) twice as many EOT as real thickness will be obtained.

[0009]

[Problem(s) to be Solved by the Invention] As mentioned above, gate dielectric film equipped with a desired dielectric constant is obtained by using the high dielectric constant film of an inorganic system. However, if the high dielectric constant film of an inorganic system is directly formed on silicon oxide, silicon oxide and the inorganic system film will react. Thereby, EOT of the whole laminating gate dielectric film will increase.

[0010] Moreover, generally the high dielectric constant film of the above-mentioned inorganic system is formed by CVD by using an organic metal like for example, metal ethoxide as a precursor. For this reason, the high dielectric constant film after membrane formation contains several% of carbon. If a carbon content is high, dependability — leakage current increases -- will be reduced.

[0011] Thus, it was difficult to manufacture the reliable gate dielectric film which can realize EOT thin both enough with if it to have physical thickness thick former enough.

[0012] This invention aims at offering the formation approach of the insulator layer which can manufacture a reliable insulator layer, and a formation system in view of the above-mentioned situation.

[0013]

[Means for Solving the Problem] In order to attain the above-mentioned object, the formation approach of the insulator layer concerning the 1st viewpoint of this invention The oxide-film formation process which forms silicon oxide in the surface field of a silicon substrate, The nitride formation process which forms a silicon nitride in the surface field of said silicon oxide, It has the process which forms the dielectric constant film with a dielectric constant higher than silicon oxide on said silicon nitride. Said oxide-film formation process To the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits The front face of said silicon substrate is exposed and it has the process which forms silicon oxide in the surface field of said silicon substrate. Said nitride formation process The front face of said silicon oxide is exposed to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits, and it is characterized by what it has for the process which forms a silicon nitride in the surface field of said silicon oxide.

[0014] It is desirable to include the process which reforms the oxide film which already exists on said silicon substrate by exposing the front face of said silicon substrate in the plasma which said oxide-film formation process irradiated the flat antenna which equips the gas containing oxygen with two or more slits to microwave in the above-mentioned configuration, and was generated.

[0015] It is desirable to have the process which oxidizes the surface field of said silicon substrate by exposing the front face where said silicon substrate was exposed to the plasma which said oxide-film formation process irradiated the flat antenna which equips with two or more slits the process which exposes the front face of said silicon substrate, and the gas containing oxygen to microwave in the above-mentioned configuration, and was generated.

[0016] As for said nitride formation process, in the above-mentioned configuration, it is desirable to equip the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits with the process which nitrides the surface field of said silicon oxide by exposing the front face of said silicon oxide.

[0017] In the above-mentioned configuration, said dielectric constant film is constituted considering a metal as a principal component, and may equip further the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits with the dielectric constant film refining process which reforms the front face

of said high dielectric constant film by exposing the front face of said dielectric constant film. Moreover, in the above-mentioned configuration, the plasma of the gas containing said oxygen removes the carbon in said dielectric constant film at said dielectric constant film refining process, for example.

[0018] In the above-mentioned configuration, with said oxide-film formation process, said silicon oxide is formed by the thickness of 1nm – 20nm, and said silicon nitride is formed by the thickness of 0.5nm – 6nm with said nitride formation process.

[0019] As for said gas, in the above-mentioned configuration, being constituted including an argon is desirable.

[0020] In the above-mentioned configuration, said insulator layer constitutes the gate dielectric film of an insulated gate field effect transistor.

[0021] In order to attain the above-mentioned object, the formation system of the insulator layer concerning the 2nd viewpoint of this invention The oxide-film formation unit which forms silicon oxide in the surface field of a silicon substrate, The nitride formation unit which forms a silicon nitride in the surface field of said silicon oxide, It has the dielectric film formation unit which forms the dielectric constant film with specific inductive capacity higher than silicon oxide on said silicon nitride. Said oxide-film formation unit To the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits The front face of said silicon substrate is exposed and silicon oxide is formed in the surface field of said silicon substrate. Said nitride formation unit The front face of said silicon oxide is exposed to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits, and it is characterized by what a silicon nitride is formed in the surface field of said silicon oxide for.

[0022] As for said oxide-film formation unit, in the above-mentioned configuration, it is desirable to reform the oxide film which already exists in the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits on said silicon substrate by exposing the front face of said silicon substrate.

[0023] It is desirable to oxidize the surface field of said silicon substrate by exposing the front face where said silicon substrate was exposed to the plasma which said oxide-film ***** unit irradiated the flat antenna which equips with two or more slits the gas which exposes the front face of said silicon substrate and contains oxygen to microwave in the above-mentioned configuration, and was generated.

[0024] As for said nitride formation unit, in the above-mentioned configuration, it is desirable to nitride the surface field of said silicon oxide by exposing the front face of said silicon oxide to the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing nitrogen with two or more slits.

[0025] In the above-mentioned configuration, said dielectric constant film is constituted considering a metal as a principal component, and may equip further the plasma which irradiated microwave and generated it from the flat antenna which equips the gas containing oxygen with two or more slits with the dielectric constant film refining unit which reforms the front face of said dielectric constant film by exposing the front face of said dielectric constant film. Moreover, in the above-mentioned configuration, the plasma of the gas containing said oxygen removes the carbon in said dielectric constant film in said dielectric constant film refining unit, for example.

[0026] In the above-mentioned configuration, said silicon oxide is formed by the thickness of 1nm – 20nm with said oxide-film formation unit, it is said nitride formation unit and said silicon nitride is formed by the thickness of 0.5nm – 6nm.

[0027] As for said gas, in the above-mentioned configuration, being constituted including an argon is desirable.

[0028] In the above-mentioned configuration, said insulator layer constitutes the gate dielectric film of an insulated gate field effect transistor.

[0029]

[Embodiment of the Invention] Hereafter, the formation approach of the insulator layer concerning the gestalt of this operation is explained with reference to a drawing.

[0030] The insulator layer formed of the gestalt of this operation constitutes the insulated gate

field effect transistor (Metal Insulator Semiconductor Field Effect Transistor:MISFET) shown in drawing 1 .

[0031] MISFET100 is equipped with the gate dielectric film 104 formed on the surface field (channel field) of the silicon substrate 101 pinched by the drain field 102 and the source field 103, and the drain field 102 and the source field 103 of the P type formed in the surface field of the silicon substrate 101 of N type, and the gate electrode 105 prepared on gate dielectric film 104 as shown in drawing 1 . The drain field 102 and the source field 103 are connected to the drain electrode and source electrode which constitute MISFET100, respectively. In addition, you may be a silicon substrate 101, the drain field 102 and the source field 103, and each ** and the conductivity type of reverse.

[0032] On the silicon substrate 101 pinched by the drain field 102 and the source field 103, the gate electrode 105 is formed through gate dielectric film 104. The gate electrode 105 consists of polish recons (p-Si). The gate electrode 105 constitutes MISFET100, in the case of impression of gate voltage, a channel (ch) is formed in silicon substrate 101 front face under gate dielectric film 104, and between a source-drain is connected.

[0033] gate dielectric film 104 — silicon oxide (SiO₂ film) 106, the silicon nitride (SiN film) 107, and the high dielectric constant film 108 — since — it is constituted.

[0034] Silicon oxide 106 is formed on the surface field (channel ch) of a silicon substrate 101. Silicon oxide 106 is formed of oxidation treatment of the surface field of a silicon substrate 101 using plasma treatment equipment equipped with the radial line slot antenna (RLSA) mentioned later. Silicon oxide 106 is formed by the thickness of 0.5nm – 14nm.

[0035] The laminating of the silicon nitride 107 is carried out to silicon oxide 106, and it is prepared in it. The silicon nitride 107 is formed of the nitriding treatment of silicon oxide 106 which used RLSA mold plasma treatment equipment. The silicon nitride 107 is formed by the thickness of 0.5nm – 6nm.

[0036] The high dielectric constant film 108 is inserted into the silicon nitride 107 and the gate electrode 105, and is prepared. The high dielectric constant film 108 consists of inorganic (metal) system ingredients of aluminum 2O₃, HfSiO₂ and Ta 2O₅, ZrSiO₂ and HfO₂, and ZrO₂ grade. The high dielectric constant film 108 is formed by the thickness of 1nm – 20nm of CVD (Chemical Vapor Deposition). Here, the high dielectric constant film means the film which has a dielectric constant higher than the dielectric constant of silicon oxide (about 4).

[0037] Next, the formation approach of the above-mentioned gate dielectric film 104 is explained with reference to a drawing. The configuration of the formation system 10 of the gate dielectric film applied to the gestalt of this operation at drawing 2 is shown. it is shown in drawing 2 — as — the formation system 10 of gate dielectric film — the cassette station 11 and the processing station 12 — since — it is constituted.

[0038] The cassette station 11 is equipped with the cassette installation base 13 and the 1st conveyance room 14. The cassette C which can hold the wafer of predetermined number of sheets is laid in the cassette installation base 13. While the cassette C which held the unsettled wafer in the cassette installation base 13 is laid, the cassette C which held the wafer after processing is taken out from the installation base 13.

[0039] The 1st conveyance device 15 in which it has an arm is arranged at the 1st conveyance room 14. While the 1st conveyance device 15 carries in to the processing station 12 side the wafer held in Cassette C, it takes out the wafer after processing from the processing station 12 side, and holds it in Cassette C. The interior of the 1st conveyance room 14 is maintained at clarification by the downflow of clarification air.

[0040] the processing station 12 — the 2nd conveyance room 16, the load lock units 17a and 17b, the etching unit 18, the oxidation-treatment unit 19, the nitriding treatment unit 20, the CVD unit 21, the annealing unit 22, and the reserve unit 23 — since — it is constituted.

[0041] Each unit is connected to the perimeter of the 2nd conveyance room 16 of an abbreviation octagon through the gate valve 24. That is, the processing station 12 constitutes the system of a cluster type. The 2nd conveyance room 16 can be equipped with an exhauster style etc., and can decompress it. Moreover, each can be equipped with an exhauster style and each units 17-23 isolated with the gate valve 24 can form in the interior the ambient atmosphere

which became independent in the 2nd conveyance room 16.

[0042] The 2nd conveyance device 25 is installed in the center of the 2nd conveyance room 16. The 2nd conveyance device 25 is equipped with an arm, and conveys the wafer between each unit 17-23.

[0043] The load lock units 17a and 17b are connected to the 1st conveyance room 14 of the cassette station 11. Load lock unit 17a functions as a port for wafer carrying in to the processing station 12, and load lock unit 17b functions as a port for wafer taking out. The 1st conveyance device 15 carries in the wafer held in the cassette C of the cassette installation base 13 in load lock unit 17a. Moreover, from load lock unit 17b, the 1st conveyance device 15 takes out the wafer after processing, and holds it in Cassette C.

[0044] In the etching unit 18, the natural oxidation film (silicon oxide) formed in the wafer (following, Wafer W) front face is removed. The cross-section configuration of the etching unit 18 is shown in drawing 3 .

[0045] As shown in drawing 3 , the etching unit 18 is equipped with a chamber 26 and the plasma formation tubing 27.

[0046] A chamber 26 consists of aluminum etc. and is formed in the shape of a cylindrical shape. The installation base 28 in which Wafer W is laid is established in the interior of a chamber 26. The installation base 28 was attached in the base of a chamber 26, for example, is supported with the stanchion 29 made from a quartz.

[0047] Under the chamber 26, the heat lamps 30 for heating the inside of the installation base 28 and a chamber 26 to predetermined temperature, such as a halogen lamp, are arranged. Between the chamber 26 and the heat lamp 30, the transparency aperture 31 which consists of a quartz etc. is arranged. The exposure opening 32 is formed in the pars basilaris ossis occipitalis of a chamber 26, and the edge of the transparency aperture 31 is airtightly pasted up on the perimeter of the exposure opening 32. Thereby, the heat ray emitted from the heat lamp 30 passes along the transparency aperture 31 and the exposure opening 32, and is irradiated in a chamber 26 (rear face of the installation base 28).

[0048] The exhaust port 33 is established in the perimeter of a stanchion 29 of the pars basilaris ossis occipitalis of a chamber 26. The exhaust port 33 is connected to the exhaust air line equipped with a vacuum pump etc. The inside of a chamber 26 is set as a predetermined pressure by the exhaust air line.

[0049] The carrying-in outlet 34 is established in the height almost same on the side attachment wall of a chamber 26 as the installation base 28. The carrying-in outlet 34 is connected with the 2nd conveyance room 16 through a gate valve 24. At the time of disconnection of a gate valve 24, carrying-in appearance of Wafer W is performed through the carrying-in outlet 34.

[0050] The plasma formation tubing 27 consists of quartzes etc., and is constituted in the shape of tubing. The plasma formation tubing 27 penetrates the ceiling part of a chamber 26, and is attached. A gas inlet 35 is established in the upper bed of the plasma formation tubing 27, and the gas inlet 35 is connected to the source 38 of nitrogen gas, and the source 39 of hydrogen gas through massflow controllers 36 and 37. Thereby, the mixed gas which consists of nitrogen (N₂) and hydrogen (H₂) is introduced in the plasma formation tubing 27 from a gas inlet 35. Here, mixed gas is supplied for example, by nitrogen / hydrogen =100sccm/10sccm.

[0051] The plasma formation section 40 is formed in the upper part of the plasma formation tubing 27. The plasma formation section 40 is equipped with the microwave source of release 41, rectangular waveguide 42, and the EBENSON mold waveguide 43.

[0052] The microwave source of release 41 generates microwave with a wavelength of 2.45GHz. The microwave from the microwave source of release 41 is supplied in the plasma formation tubing 27 through rectangular waveguide 42 and the EBENSON mold waveguide 43. The mixed gas of the nitrogen supplied from the gas inlet 35 and hydrogen is introduced into the interior of the plasma formation tubing 27, and the supplied microwave activates mixed gas. Thereby, it goes caudad from the upper part of the plasma formation tubing 27, and the downflow of the gas plasma is formed.

[0053] The tap hole 44 is established in the soffit of the plasma formation tubing 27. It is open for free passage to this, and the bonnet member 45 which consists of a quartz which spread the

shape of an umbrella and in the shape of a cone downward is formed in the tap hole 44. By the bonnet member 45, the gas which flows out of a tap hole 44 is diffused, and it is supplied in a chamber 26.

[0054] Directly under the tap hole 44, the shower head 47 of the shape of a ring equipped with many gas eyes 46 is arranged. The shower head 47 is connected to the source 50 of 3 nitrogen-fluoride (NF3) gas through the communicating tube 48 which penetrates the wall of a chamber 26, and the massflow controller 49 with which the communicating tube 48 was equipped.

[0055] NF3 gas is supplied from the shower head 47, and NF3 gas is supplied into the downflow of the mixed-gas plasma which consists of hydrogen and nitrogen. Here, NF3 is supplied for example, by 30sccm. In the plasma, hydrogen and nitrogen are in activated states, such as a radical, and the collision with these radicals etc. is activated, and NF3 molecule is dissociated, and generates a fluorine radical etc. The gas supplied on Wafer W is in the plasma state containing a nitrogen radical, a hydrogen radical, a fluorine radical, etc.

[0056] If the plasma formed as mentioned above contacts the front face of Wafer W, the film (not solved by the detail) containing Si, N and H, and F and O will be formed in the front face of Wafer W. If Wafer W is heated at 100 degrees C or more, this film will be sublimated easily and will be removed from the front face of Wafer W. As mentioned above, the natural oxidation film (SiO2 film) of a wafer W front face is removed by the downflow of the plasma.

[0057] Moreover, although many dangling bonds of silicon exist in the front face of a silicon substrate on which the natural oxidation film (SiO2 film) was removed, these combine with the hydrogen in the plasma (radical). This stabilizes a substrate front face.

[0058] The oxidation-treatment unit 19 is plasma treatment equipment of a radial line slot antenna (Radial Line Slot Antenna:RLSA) mold. The oxidation-treatment unit 19 generates the plasma of raw gas using microwave energy, by this plasma, oxidizes the front face of a silicon substrate 101, and forms silicon oxide 106.

[0059] The cross-section configuration of the oxidation-treatment unit 19 is shown in drawing 4. As shown in drawing 4, the oxidation-treatment unit 19 is equipped with the chamber 51 of a cylindrical shape. The chamber 51 consists of aluminum etc.

[0060] In the center of the chamber 51 interior, the installation base 52 of the semi-conductor wafer (the following, Wafer W) which is a processed object is arranged. The temperature control part which is not illustrated is built in the installation base 52, and Wafer W is heated by predetermined temperature, for example, room temperature -600 degree C, by the temperature control part.

[0061] The carrying-in outlet 53 is established in the height almost same on the side attachment wall of a chamber 51 as the top face of the installation base 52. The carrying-in outlet 53 is connected with the 2nd conveyance room 16 through a gate valve 24. At the time of disconnection of a gate valve 24, carrying-in appearance of Wafer W is performed through the carrying-in outlet 53.

[0062] The end of an exhaust pipe 54 is connected to the pars basilaris ossis occipitalis of a chamber 51, and the other end is connected to the exhausters 55, such as a vacuum pump. The inside of a chamber 51 is set by exhauster 55 grade to a predetermined pressure, for example, the pressure of 4.0Pa-0.13kPa (30mTorr - 1Torr).

[0063] The gas supply line 56 is formed in the flank upper part of a chamber 51. The gas supply line 56 is connected to the source 57 of oxygen (O2) gas, the source 58 of hydrogen (H2) gas, and the source 59 of argon (Ar) gas. The gas supply line 56 is uniformly arranged along the hoop direction of the side attachment wall of a chamber 51 at 16 places. Thus, by being arranged, the gas supplied from a gas supply line 56 is uniformly supplied above the wafer W on the installation base 52.

[0064] Opening 60 is formed in the upper part of a chamber 51. The aperture 61 is formed inside opening 60. an aperture 61 — the film of the organic substance, such as inorganic substances, such as glass of a penetrable ingredient, for example, a quartz, and SiO2 system, Si3N4, NaCl, KCl, LiF, CaF2, BaF2 and aluminum 2O3, and AlN, MgO, and polyethylene, polyester, a polycarbonate, cellulose acetate, polypropylene, a polyvinyl chloride, a polyvinylidene chloride, polystyrene, a polyamide, and polyimide, and a sheet -- since -- it is constituted.

[0065] On the aperture 61, the radial line slot antenna (following, RLSA) 62 is formed. On RLSA62, the waveguide 64 connected to the RF power supply section 63 is formed. the coaxial waveguide converter 67 by which waveguide 64 was connected to the top face of the flat circular waveguide 65 by which the soffit was connected to RLSA62, the cylindrical waveguide 66 by which the end was connected to the top face of a circular waveguide 65, and the cylindrical waveguide 66, and the rectangular waveguide 68 by which the end was connected to the right angle on the side face of the coaxial waveguide converter 67, and the other end was connected to the RF power supply section 63 — since — it is constituted. RLSA62 and waveguide 64 consist of copper plates.

[0066] The coaxial waveguide 69 is arranged inside the cylindrical waveguide 66. from the shank material which the coaxial waveguide 69 becomes from a conductive ingredient — becoming — the end — the top face of RLSA62 — it connects in the center mostly and the other end is connected to the top face of the cylindrical waveguide 66 in the shape of the same axle.

[0067] The top view of RLSA62 is shown in drawing 5 . As shown in drawing 5 , RLSA62 equips a front face with two or more slots 62a and 62a established on the concentric circle, and —. Each slot 62a is the slot which the abbreviation rectangle penetrated, and adjoining slot 62a is arranged so that it may intersect perpendicularly mutually and the alphabetic character of Abbreviation T may be formed. The die length and array spacing of slot 62a are determined according to the wavelength of the RF generated from the RF power supply section 63.

[0068] The RF power supply section 63 generates 2.45GHz microwave by 500W–5kW power. The microwave generated from the RF power supply section 63 is transmitted in rectangle mode in the inside of rectangular waveguide 68. Furthermore, microwave is changed into the circular mode from rectangle mode by the coaxial waveguide converter 67, and is transmitted to the cylindrical waveguide 66 in the circular mode. Microwave is further transmitted in the condition that it was able to extend with the circular waveguide 65, and is emitted from slot 62a of RLSA62. The emitted microwave penetrates an aperture 61 and is introduced into a chamber 51.

[0069] The inside of a chamber 51 is made into predetermined vacuum pressure, and from a gas supply line 56, the mixed gas of Ar, O₂, and H₂ is Ar/O₂/H₂=10:1:1, and it is supplied in a chamber 51. By the microwave which penetrated the aperture 61, radio-frequency energy is transmitted to the mixed gas in a chamber 51, and the RF plasma occurs. Under the present circumstances, since microwave is emitted from much slot 62a of RLSA62, the plasma of high density is generated. Here, the active species in the plasma formed using RLSA62 has the electron temperature of about 0.7–2eV. Thus, according to RLSA62, the comparatively quiet plasma active species of activity is generated.

[0070] Oxidation of a wafer W front face is performed by exposure to the generated high density plasma. That is, Ar radical in the generated plasma acts on the front face of the silicon substrate of a wafer W front face, and gives energy, and cutting etc. carries out association of Si. Furthermore, an oxygen (O) radical forms Si and Si–O association. Thus, the front face of a silicon substrate oxidizes and 1nm – 20nm silicon oxide is formed in a front face.

[0071] Under the present circumstances, H radical generated from H₂ stabilizes the silicon oxide which combines with the dangling bond of Si and is formed, and raises membranous quality.

[0072] The nitriding treatment unit 20 is the same plasma treatment equipment of a RLSA mold as the oxidation-treatment unit 19. In the nitriding treatment unit 20, a part of front face of the silicon oxide 106 formed in the oxidation-treatment unit 19 is nitrided, and the silicon nitride 107 is formed.

[0073] The nitriding treatment unit 20 has the almost same configuration as the oxidation-treatment unit 19 shown in drawing 3 . A different point from the oxidation-treatment unit 19 is a point of using nitrogen (N₂) gas, instead of oxygen (O₂) gas. In nitriding treatment, the mixed gas of Ar, N₂, and H₂ is used by the ratio of Ar/N₂/H₂=10:1:1. In addition, NH₃, N₂O, NO, and NO₂ grade may be used for the gas used instead of oxygen that what is necessary is just gas containing nitrogen.

[0074] Si–O association is cut by operation of Ar radical by which the silicon oxide (SiO₂ film) formed in the front face of Wafer W was activated in the plasma treatment in the nitriding

treatment unit 20. Furthermore, when the nitrogen (N) radical generated from nitrogen system gas combines with this dissociated Si, Si-N association generates. Thus, a part of surface silicon oxide is nitrided, and the 0.5nm ~ 6nm silicon nitride (SiN) film 107 is formed.

[0075] Nitriding treatment is performed and the CVD unit 21 forms the tantalum oxide (Ta 2O5) film on the front face of the wafer W with which the SiN film 107 was formed the high dielectric constant film 108 and here. The cross-section configuration of the CVD unit 21 is shown in drawing 6.

[0076] As shown in drawing 6, the CVD unit 21 is equipped with the approximately cylindrical chamber 70. The chamber 70 consists of aluminum. The susceptor 71 for holding Wafer W is formed in the center of the interior of a chamber 70.

[0077] The shower head 73 which has two or more gas supply holes 72 is formed in the upper part of a chamber 70 so that it may counter with a susceptor 71. The raw gas supply line is connected to the shower head 73. The source 74 of raw gas is arranged at the raw gas supply line.

[0078] the nitrogen gas with which raw gas contains in 100 degrees C ~ 200 degrees C the organic tantalum gas which carried-out heating evaporation, for example, pentaethoxy tantalum gas, (Ta (OC2H5)5), a oxidizing gas, and moisture in this example which forms 20Ta5 film and the inert gas as carrier gas, for example, argon gas, — since — it is constituted. these raw gas — just before — or it is mixed beforehand, and is introduced into the shower head 73, and the whole front face of Wafer W is supplied from the gas supply opening 72.

[0079] Around the susceptor 71, the baffle plate 76 equipped with two or more baffle holes 75 is arranged. The gas supplied in the chamber 70 flows below through the baffle hole 75 from the shower head 73. Two or more exhaust ports 77 are established in the lower part of a chamber 70. The exhaust port 77 is connected to the buffer tank 78. By the buffer tank 78, the gas supplied in the chamber 70 is once stored, and, thereby, homogeneity is acquired by the pressure in a chamber 70.

[0080] Moreover, the buffer tank 78 is connected to the exhaust air line. An exhaust air line is equipped with a vacuum pump etc., and sets the inside of a chamber 70 to a predetermined pressure (1Torr), for example, 0.13kPa.

[0081] Under the susceptor 71, the heat chamber 80 is arranged through the aperture 79 which consists of a quartz etc. The heat lamps 81, such as a halogen lamp, are installed in the heat chamber 80. A susceptor 71 (and chamber 70 interior) is set by lamp heating through the aperture 79 of a heat lamp 81 to predetermined temperature, for example, 300 degrees C ~ 600 degrees C.

[0082] The carrying-in outlet 82 is established in height almost comparable as a susceptor 71 on the side attachment wall of a chamber 70. The carrying-in outlet 82 is connected to the 2nd conveyance room 16 through the gate valve 24. Carrying-in appearance of Wafer W is performed by the 2nd conveyance device 25 at the time of disconnection of a gate valve 24.

[0083] In the CVD unit 21 of the above-mentioned configuration, as for CVD processing, the 1nm ~ 20nm high dielectric constant film (20Ta5 film) 108 is formed for example, on the SiN film 107 formed in the line crack and the nitriding treatment unit 20 about 10 minutes.

[0084] The annealing unit 22 has the almost same configuration as the oxidation-treatment unit 19. In the annealing unit 22, annealing (refining) of the high dielectric constant film (metal system insulator layer film) 108 formed in the CVD unit 21 is performed. That is, the carbon (C) and the oxygen plasma of the precursor (metal ethoxide) origin which are included in the metal system insulator layer 108 are made to react, and it removes as CO and CO2 grade. The high high dielectric constant film 108 of quality with which leakage current with few carbon contents etc. was reduced by this is obtained.

[0085] In addition, the raw gas used in the annealing unit 22 is good also as a different thing from the gas mixture ratio in the oxidation-treatment unit 19 to make an oxygen gas ratio small etc.

[0086] The reserve unit 23 is a general-purpose unit applicable as other processing units, such as a heat treatment unit. Moreover, in order to raise the throughput of the formation system 10 whole of gate dielectric film, each above-mentioned units 17-22 may be formed. Furthermore, the number of the reserve units 23 is not restricted to one set, but may be formed. [two or

more]

[0087] Hereafter, the formation approach of the gate dielectric film 104 using the formation system 10 of the gate dielectric film 104 of the above-mentioned configuration is explained with reference to drawing 2.

[0088] First, the wafer W with which the drain field 102 and the source field 103 were formed is prepared. These wafers W are held in Cassette C 25 sheets of predetermined number of sheets, every [for example,], and are laid on the cassette installation base 13 of the cassette station 11.

[0089] The 1st conveyance device 15 lays the wafer W in Cassette C in ejection and load lock unit 17a. Then, the inside of load lock unit 17a is closed, and is set as the almost same pressure as the 2nd conveyance room 16. Then, a gate valve 24 is opened and the 2nd conveyance device 25 takes out Wafer W from load lock unit 17a.

[0090] The 2nd conveyance device 25 carries in Wafer W to the etching unit 18, and lays it on the installation base 28. Then, a gate valve 24 is closed and the interior of the etching unit 18 is set as a predetermined pressure.

[0091] In the etching unit 18, etching using the downflow of the plasma gas which consists of N₂, and H₂ and NF₃ is performed. Thereby, the natural oxidation film (SiO₂ film) currently formed in the wafer W front face is removed. Moreover, simultaneously, hydrogen (H) joins together and the stable film is formed in the dangling bond of the silicon (Si) of a wafer W front face.

[0092] The interior of the etching unit 18 is set as the almost same pressure as the 2nd conveyance room 16 after etching processing. Then, a gate valve 24 is opened and Wafer W is taken out from the etching unit 18 according to the 2nd conveyance device 25.

[0093] Wafer W continues and is sent to the oxidation-treatment unit 19. The 2nd conveyance device 25 is laid on the installation base 52 in the oxidation-treatment unit 19. Then, a gate valve 24 is closed and the interior of the oxidation-treatment unit 19 is set as a predetermined pressure.

[0094] With the oxidation-treatment unit 19, it is oxidation place Michiyuki ***** of the front face of a silicon substrate 101 by RLSA mold plasma treatment equipment. Thereby, 1nm – 20nm silicon oxide is formed in the front face of a silicon substrate 101.

[0095] The interior of the oxidation-treatment unit 19 is set as the almost same pressure as the 2nd conveyance room 16 after oxidation treatment. Then, a gate valve 24 is opened and Wafer W is taken out from the oxidation-treatment unit 19 according to the 2nd conveyance device 25.

Next, the 2nd conveyance device 25 carries in Wafer W to the interior of the nitriding treatment unit 20. After carrying in of Wafer W, a gate valve 24 is closed and the interior of the nitriding treatment unit 20 is set as a predetermined pressure.

[0096] With the nitriding treatment unit 20, it is nitriding place Michiyuki ***** of the front face of a silicon substrate 101 by RLSA mold plasma treatment equipment. Thereby, the front face of silicon oxide is nitrided. Thereby, a part of silicon oxide 107, for example, a 0.5nm – 6nm silicon nitride, is formed.

[0097] The interior of the nitriding treatment unit 20 is set as the almost same pressure as the 2nd conveyance room 16 after nitriding treatment. Then, a gate valve 24 is opened and Wafer W is taken out from the nitriding treatment unit 20 according to the 2nd conveyance device 25. Next, the 2nd conveyance device 25 carries in Wafer W to the interior of the CVD unit 21. After carrying in of Wafer W, a gate valve 24 is closed and the interior of the CVD unit 21 is set as a predetermined pressure.

[0098] In the CVD unit 21, the high dielectric constant film 108, for example, the tantalum oxide film, is formed on the silicon nitride 107 by the CVD method. The high dielectric constant film 108 is formed by the thickness of 1nm – 20nm.

[0099] The interior of the CVD unit 21 is set as the almost same pressure as the 2nd conveyance room 16 after CVD processing. Then, a gate valve 24 is opened and Wafer W is taken out from the CVD unit 21 according to the 2nd conveyance device 25. Next, the 2nd conveyance device 25 carries in Wafer W to the interior of the annealing unit 22. After carrying in of Wafer W, a gate valve 24 is closed and the interior of the annealing unit 22 is set as a predetermined pressure.

[0100] In the annealing unit 22, annealing treatment which used RLSA mold plasma treatment equipment is performed to Wafer W. That is, the oxygen gas plasma of low energy is exposed to the high dielectric constant film 108, and the carbon in the film (C) is removed.

[0101] The interior of the annealing unit 22 is set as the almost same pressure as the 2nd conveyance room 16 after annealing treatment. Then, a gate valve 24 is opened and Wafer W is taken out from the annealing unit 22 according to the 2nd conveyance device 25. Next, the 2nd conveyance device 25 carries in Wafer W to load lock unit 17b. After carrying in of Wafer W, a gate valve 24 is closed and the interior of load lock unit 17b is set as the almost same pressure as the 1st reactionary room.

[0102] Then, the 1st conveyance device 15 takes out Wafer W from load lock unit 17b, and holds it in the cassette C on the cassette installation base 13. the above process — silicon oxide 106, the silicon nitride 107, and the high dielectric constant film 108 — since — the formation process of the becoming gate dielectric film 104 is ended.

[0103] This invention is not restricted to the gestalt of the above-mentioned operation, but various deformation and application are possible for it. Hereafter, the strange gestalt of the gestalt of the above-mentioned operation applicable to this invention is explained.

[0104] As long as the configuration of the etching unit 18 in the gestalt of the above-mentioned implementation is an example and is a removable configuration effectively about the natural oxidation film (SiO₂ film) formed in the front face of Wafer W, it may be what kind of configuration. Moreover, as long as the configuration of the CVD unit 21 is also an example and is a configuration which can form the tantalum oxide film on the SiN film, you may be what kind of configuration. Moreover, it is good also as a configuration suitable for membrane formation of high dielectric constant film other than tantalum oxide.

[0105] With the gestalt of the above-mentioned implementation, the etching unit 18 shall be formed and the natural oxidation film of a wafer W front face shall be removed. However, it is good also as a configuration which does not form the etching unit 18 but reforms the low silicon oxide (natural oxidation film) of quality directly to the high silicon oxide 106 of quality in the oxidation-treatment unit 19.

[0106] In the gestalt of the above-mentioned implementation, oxide-film formation processing, nitride formation processing, and annealing treatment shall be performed in the oxidation-treatment unit 19, the nitriding treatment unit 20, and the annealing unit 22, respectively. However, a gas supply system may be unified and the same unit may perform. Of course, it is desirable to carry out in the unit according to individual from a viewpoint of a throughput and safety.

[0107] RLSA62 and waveguide 64 which are used for the oxidation-treatment unit 19, the nitriding treatment unit 20, and the annealing unit 22 shall be constituted from a copper plate by the gestalt of the above-mentioned implementation. Here, since the ingredient which constitutes RLSA62 and waveguide 64 suppresses the propagation loss of microwave, aluminum with high conductivity, Cu, the stainless steel that carried out Ag/Cu plating can be suitably used for it.

[0108] Moreover, as long as the sense of the inlet to the annular waveguide 64 can introduce microwave into the microwave propagation space in the annular waveguide 64 efficiently, the sense which can be introduced at right angles to an H plane like H plane T junction or tangent installation like [an H plane] the sense which can introduce microwave at parallel, or Eth page T junction is sufficient as it. Moreover, as for slot spacing of the travelling direction of microwave, 1/2 or 1/4 of the guide wave length is the optimal.

[0109] The high density plasma shall be generated further again using microwave with a wavelength of 2.45GHz. However, not only this but a microwave frequency can be suitably chosen from the range of 0.8GHz – 20GHz.

[0110] Moreover, the gas used for oxidation, nitriding, etc. is not restricted to the above-mentioned thing. For example, other rare gas, such as Xe, Ne, Kr, and helium, may be used instead of Ar. However, it is desirable to use Ar, in order to cut association of SiO₂ effectively, stopping the damage on the front face of the film. Moreover, in nitriding, the nitrogen content gas of NH₃, N₂O, NO, and NO₂ grade other than N₂ may be used.

[0111] Moreover, the mixing ratio of the above-mentioned mixed gas may also change not only

the above-mentioned thing (Ar/N₂(O₂)/H₂=10:1:1) but the abundance ratio of N₂ (O₂) and H₂ within the limits of 0.05–5, respectively. Furthermore, as long as the SiN film of not only the above-mentioned example but high quality can be formed also about reaction conditions, such as wafer temperature and reaction pressure, you may be what kind of thing.

[0112] Although the annealing unit 22 shall remove the carbon in the high dielectric constant film with the gestalt of the above-mentioned implementation using RLSA mold plasma treatment equipment, it is good also as a configuration which excluded the annealing unit 22. Of course, it cannot be overemphasized that a configuration of having had the annealing unit 22 can form the film of high quality.

[0113] In the gestalt of the above-mentioned implementation, although the film of the lowest layer of laminating gate dielectric film 104 was made into silicon oxide 106, it may be silicon system film, such as a silicon nitride and a silicon acid nitride. In this case, what is necessary is just to change the class of gas used in the oxidation-treatment unit 19. For example, what is necessary is to use nitrogen gas instead of oxygen gas, if it is the silicon nitriding (SiN) film, and just to consider as the configuration which adds nitrogen gas further, if it is the acid nitriding (SiON) film.

[0114] With the gestalt of the above-mentioned implementation, the inorganic (metal) system film shall be used as high dielectric constant film 108. However, other film which consists of SiC formed by CVD etc., SiN, etc. may be used. In this case, the SiN film formed of the RLSA plasma functions as film which prevents the thrust omission by the side of the silicon substrate of the impurity from a gate electrode (polish recon).

[0115] The gestalt of the above-mentioned implementation shall constitute the gate electrode 105 of MISFET100 from polish recon. However, you may constitute not only from this but from silicon-germanium.

[0116] With the gestalt of the above-mentioned implementation, the gate dielectric film 104 of MISFET100 shall be formed. However, it is possible to apply not only this but this invention to formation of insulator layers of other components, such as a flash memory.

[0117]

[Effect of the Invention] As explained above, according to this invention, the formation approach of a reliable insulator layer and a formation system are offered.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the configuration of the gate dielectric film concerning the gestalt of operation of this invention.

[Drawing 2] It is drawing showing the formation structure of a system of the gate dielectric film concerning the gestalt of operation of this invention.

[Drawing 3] It is drawing showing the configuration of the etching unit concerning the gestalt of operation of this invention.

[Drawing 4] It is drawing showing the configuration of the oxidation-treatment unit concerning the gestalt of operation of this invention.

[Drawing 5] It is the plan of RLSA concerning the gestalt of operation of this invention.

[Drawing 6] It is drawing showing the configuration of the CVD unit concerning the gestalt of operation of this invention.

[Description of Notations]

10 Formation System of Insulator Layer

11 Cassette Station

12 Processing Station

17 Load Lock Unit

18 Etching Unit

19 Oxidation-Treatment Unit

20 Nitridation Treatment Unit

21 CVD Unit

22 Annealing Unit

23 Reserve Unit

100 MISFET

101 Silicon Substrate

104 Gate Dielectric Film

106 Silicon Oxide

107 Silicon Nitride

108 High Dielectric Constant Film

[Translation done.]

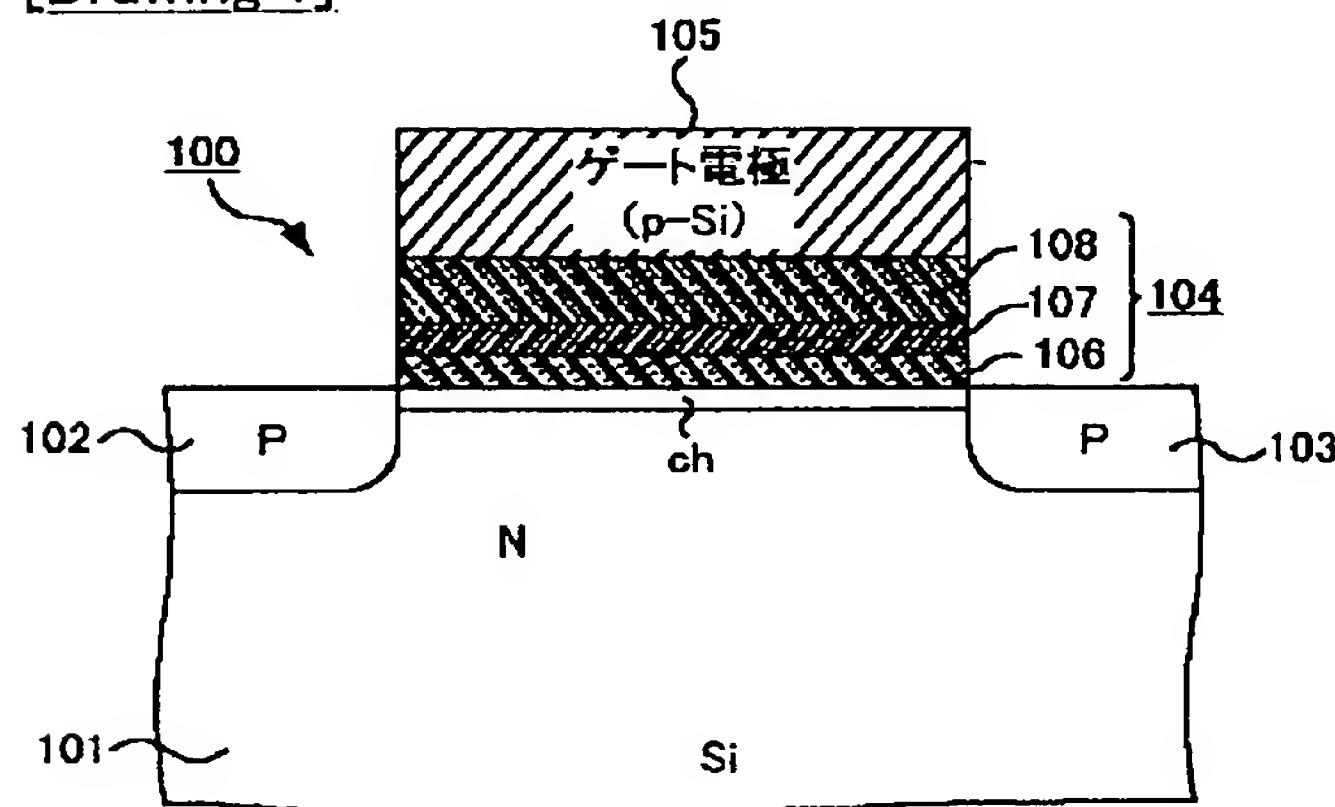
* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

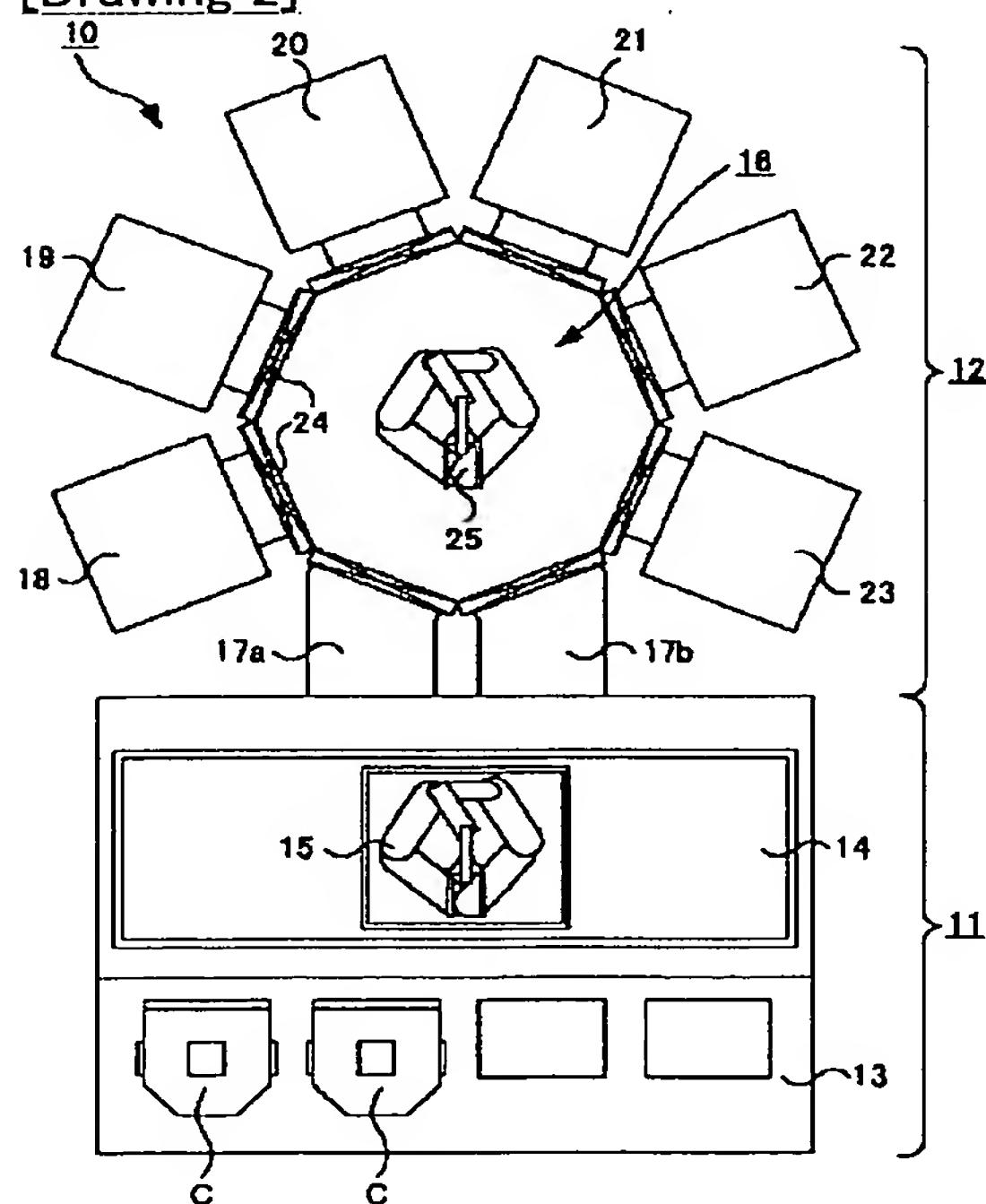
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

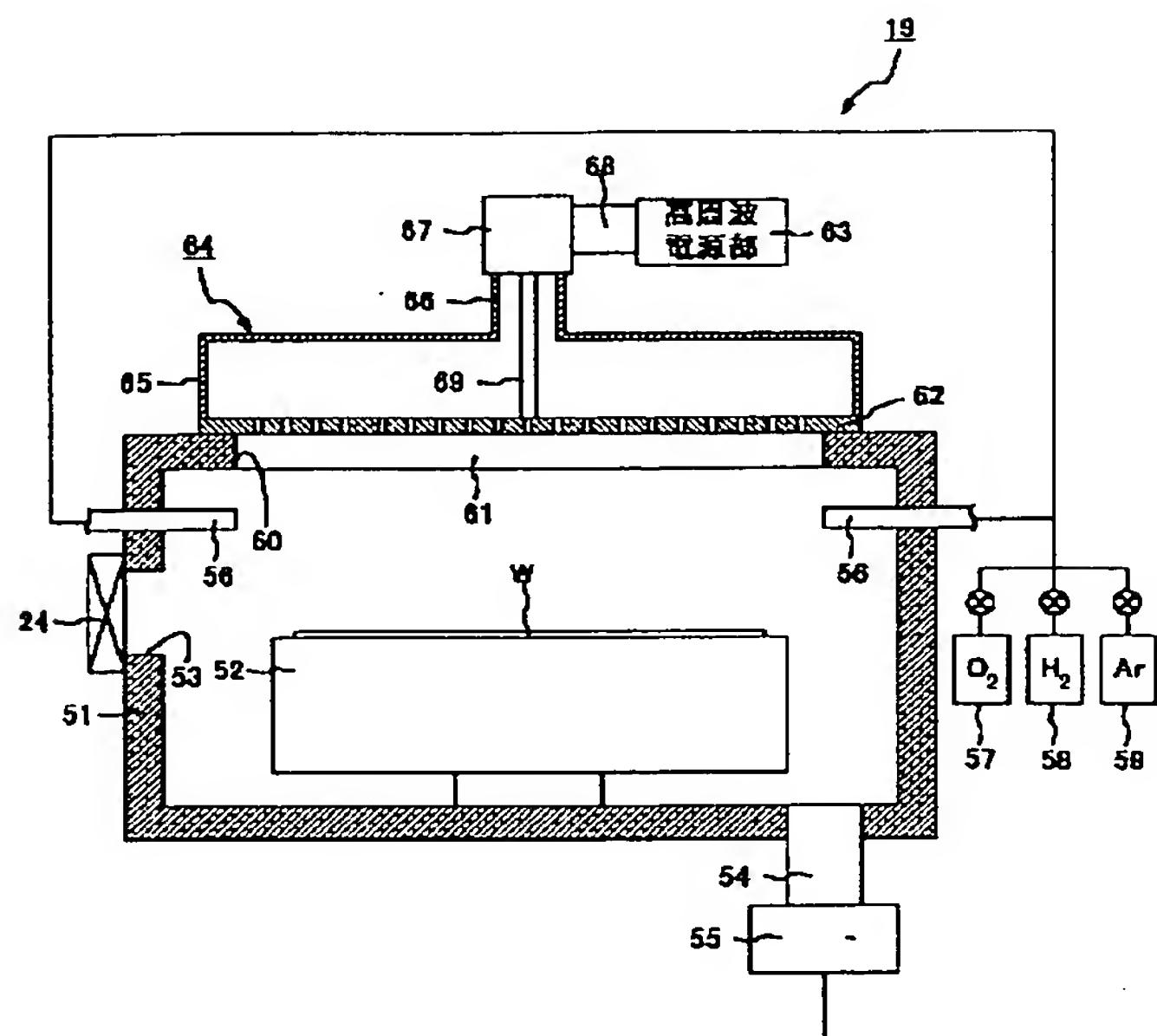
[Drawing 1]



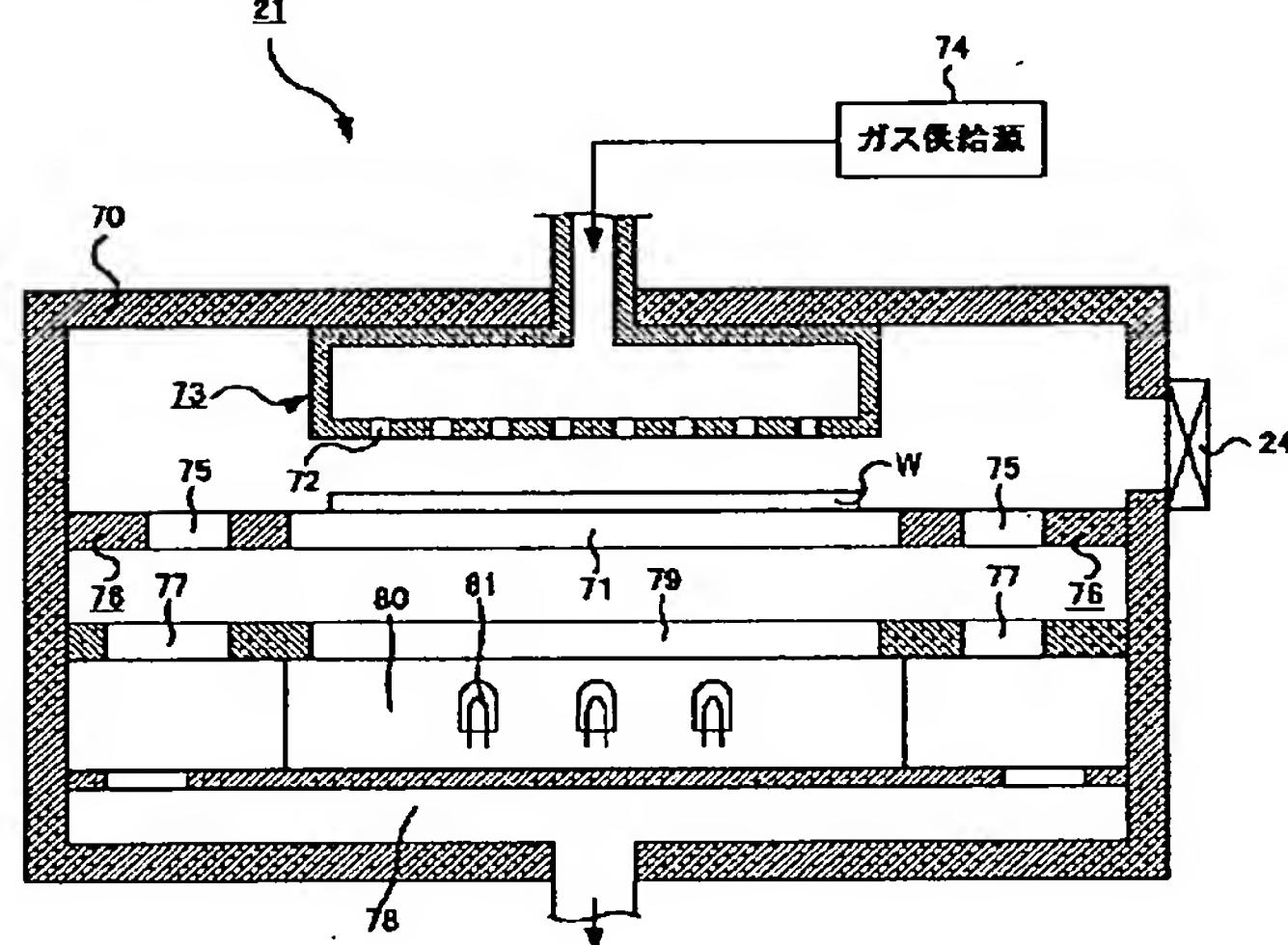
[Drawing 2]



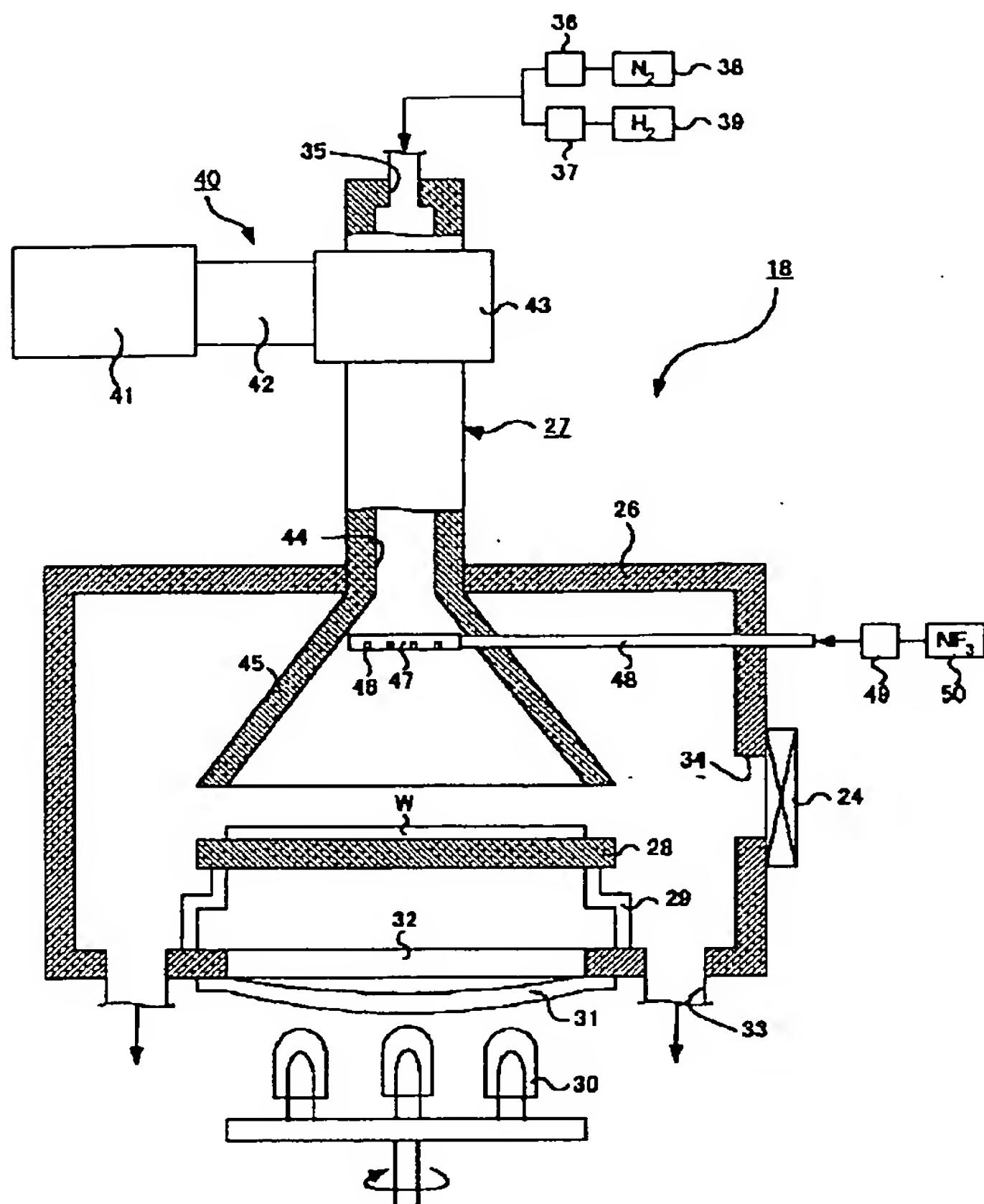
[Drawing 4]



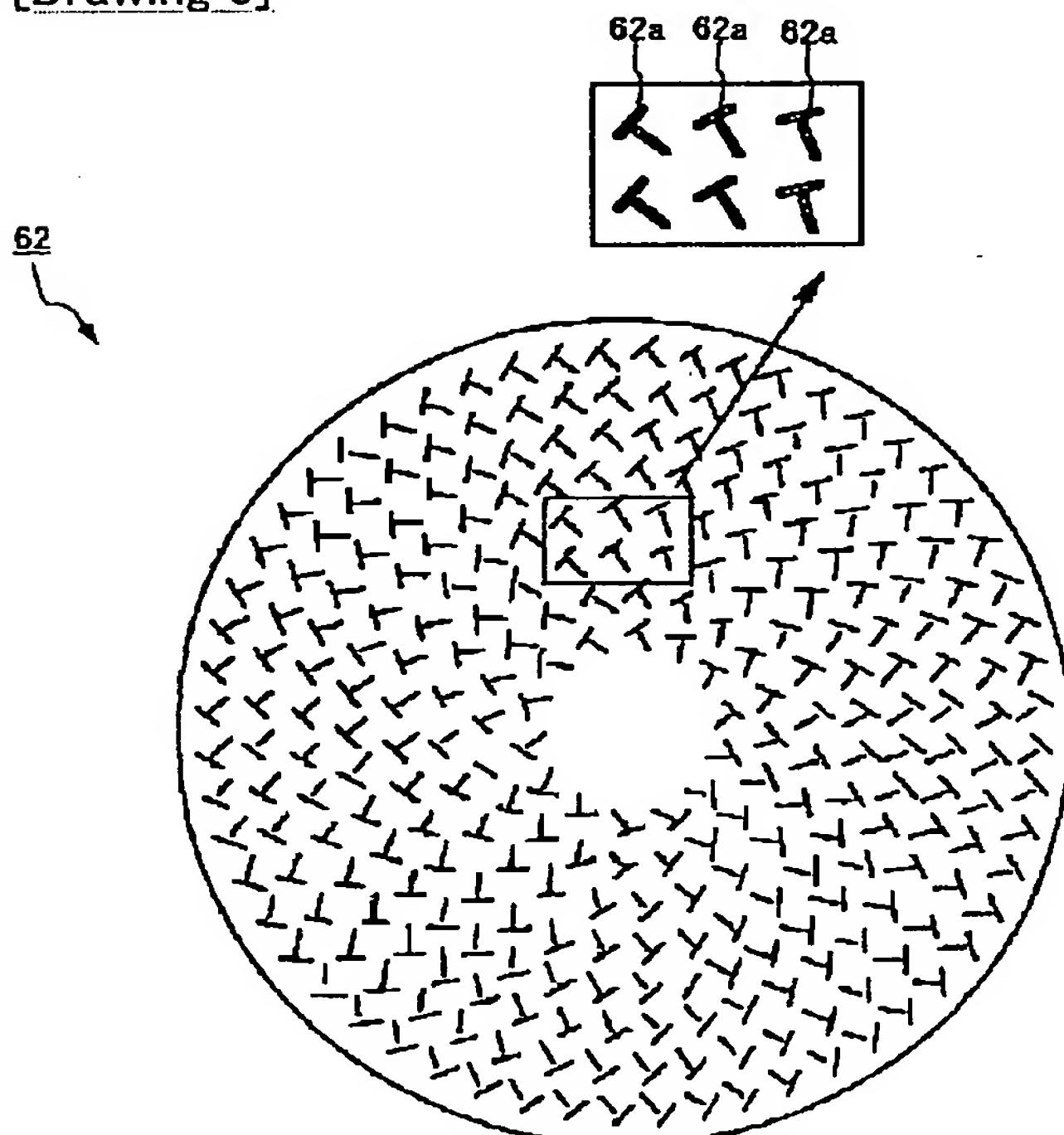
[Drawing 6]



[Drawing 3]



[Drawing 5]



[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-68731

(P2003-68731A)

(43) 公開日 平成15年3月7日(2003.3.7)

(51) Int.Cl.⁷
H 01 L 21/316

識別記号

F I
H 01 L 21/316

テマコード(参考)

M 5 F 0 5 8

A 5 F 1 4 0

P

21/318
29/78

21/318
29/78

A
3 0 1 G

審査請求 未請求 請求項の数18 OL (全 12 頁)

(21) 出願番号 特願2001-260179(P2001-260179)

(22) 出願日 平成13年8月29日(2001.8.29)

(71) 出願人 000219967

東京エレクトロン株式会社

東京都港区赤坂5丁目3番6号

(72) 発明者 村川 恵美

東京都港区赤坂5丁目3番6号 TBS放送センター 東京エレクトロン株式会社内

(72) 発明者 熊井 寿和

東京都港区赤坂5丁目3番6号 TBS放送センター 東京エレクトロン株式会社内

(74) 代理人 100095407

弁理士 木村 満

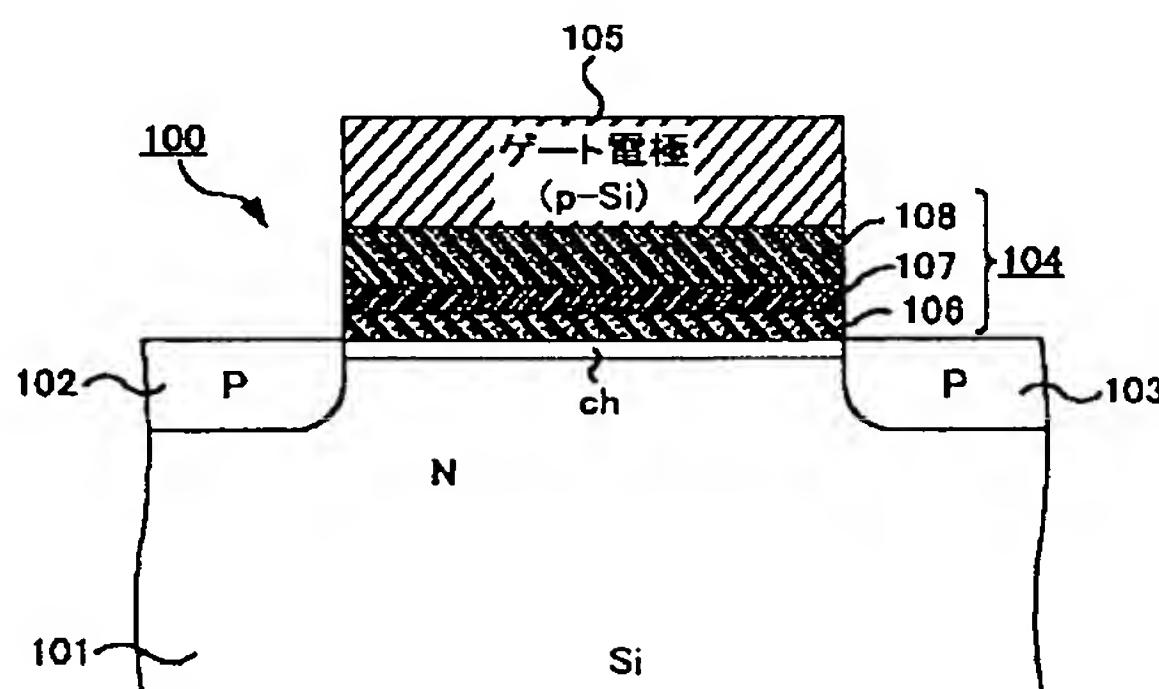
最終頁に続く

(54) 【発明の名称】 絶縁膜の形成方法および形成システム

(57) 【要約】

【課題】 信頼性の高い絶縁膜の形成方法および形成システムを提供する。

【解決手段】 MISFET 100のゲート絶縁膜104を、シリコン酸化膜106と、シリコン窒化膜107と、高誘電率膜108と、から構成する。シリコン酸化膜106およびシリコン窒化膜107は、ラジアルライスロットアンテナを用いたマイクロ波プラズマ処理によって形成される。



【特許請求の範囲】

【請求項1】シリコン基板の表面領域にシリコン酸化膜を形成する酸化膜形成工程と、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する窒化膜形成工程と、前記シリコン窒化膜上に、シリコン酸化膜よりも誘電率の高い誘電率膜を形成する工程と、を備え、前記酸化膜形成工程は、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露し、前記シリコン基板の表面領域にシリコン酸化膜を形成する工程を備え、前記窒化膜形成工程は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面を曝露し、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する工程を備える、ことを特徴とする絶縁膜の形成方法。

【請求項2】前記酸化膜形成工程は、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露することにより、前記シリコン基板上に既に存在する酸化膜を改質する工程を含む、ことを特徴とする請求項1に記載の絶縁膜の形成方法。

【請求項3】前記酸化膜形成工程は、前記シリコン基板の表面を露出する工程と、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の露出された表面を曝露することにより、前記シリコン基板の表面領域を酸化する工程と、を備える、ことを特徴とする請求項1又は2に記載の絶縁膜の形成方法。

【請求項4】前記窒化膜形成工程は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面領域を窒化する工程を備える、ことを特徴とする請求項1乃至3のいずれか1項に記載の絶縁膜の形成方法。

【請求項5】前記誘電率膜は、金属を主成分として構成され、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記誘電率膜の表面を曝露することにより、前記誘電率膜を改質する誘電率膜改質工程をさらに備える、ことを特徴とする請求項1乃至4のいずれか1項に記載の絶縁膜の形成方法。

【請求項6】前記誘電率膜改質工程では、前記酸素を含むガスのプラズマにより前記誘電率膜中の炭素を除去する、ことを特徴とする請求項5に記載の絶縁膜の形成方法。

【請求項7】前記酸化膜形成工程では前記シリコン酸化膜を1nm～20nmの厚さで形成し、前記窒化膜形成

10

工程では、前記シリコン窒化膜を0.5nm～6nmの厚さで形成する、ことを特徴とする請求項1乃至6のいずれか1項に記載の絶縁膜の形成方法。

【請求項8】前記ガスはアルゴンを含んで構成される、ことを特徴とする請求項1乃至7のいずれか1項に記載の絶縁膜の形成方法。

【請求項9】前記絶縁膜は、絶縁ゲート型電界効果トランジスタのゲート絶縁膜を構成する、ことを特徴とする請求項1乃至8のいずれか1項に記載の絶縁膜の形成方法。

【請求項10】シリコン基板の表面領域にシリコン酸化膜を形成する酸化膜形成ユニットと、

前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する窒化膜形成ユニットと、

前記シリコン窒化膜上に、シリコン酸化膜よりも比誘電率の高い誘電率膜を形成する誘電膜形成ユニットと、を備え、

前記酸化膜形成ユニットは、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露し、前記シリコン基板の表面領域にシリコン酸化膜を形成し、

前記窒化膜形成ユニットは、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面を曝露し、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する、ことを特徴とする絶縁膜の形成システム。

【請求項11】前記酸化膜形成ユニットは、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露することにより、前記シリコン基板上に既に存在する酸化膜を改質する、ことを特徴とする請求項10に記載の絶縁膜の形成システム。

【請求項12】前記酸化膜形成ユニットは、前記シリコン基板の表面を露出し、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の露出された表面を曝露することにより、前記シリコン基板の表面領域を酸化する、ことを特徴とする請求項10又は11に記載の絶縁膜の形成システム。

【請求項13】前記窒化膜形成ユニットは、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面領域を窒化する、ことを特徴とする請求項10乃至12のいずれか1項に記載の絶縁膜の形成システム。

【請求項14】前記誘電率膜は、金属を主成分として構成され、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記誘電率膜の表面を曝露することにより、前記誘電率膜改質工程をさらに備える、ことを特徴とする請求項5に記載の絶縁膜の形成方法。

50

電率膜を改質する誘電率膜改質ユニットをさらに備える、ことを特徴とする請求項10乃至13のいずれか1項に記載の絶縁膜の形成システム。

【請求項15】前記誘電率膜改質ユニットでは、前記酸素を含むガスのプラズマにより前記誘電率膜中の炭素を除去する、ことを特徴とする請求項14に記載の絶縁膜の形成システム。

【請求項16】前記酸化膜形成ユニットで、前記シリコン酸化膜は1nm～20nmの厚さで形成され、前記窒化膜形成ユニットで、前記シリコン窒化膜は0.5nm～6nmの厚さで形成される、ことを特徴とする請求項10乃至15のいずれか1項に記載の絶縁膜の形成システム。

【請求項17】前記ガスはアルゴンを含んで構成される、ことを特徴とする請求項10乃至16のいずれか1項に記載の絶縁膜の形成システム。

【請求項18】前記絶縁膜は、絶縁ゲート型電界効果トランジスタのゲート絶縁膜を構成する、ことを特徴とする請求項10乃至17のいずれか1項に記載の絶縁膜の形成システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、信頼性の高い絶縁膜の形成方法および形成システムに関する。

【0002】

【従来の技術】半導体集積回路の高集積化、高微細化に伴って、半導体集積回路に組み込まれる絶縁ゲート型電界効果トランジスタ（Metal Insulator Semiconductor FieldEffect Transistor: MISFET）の微細化が進んでいる。微細化に伴い、現在、MISFETのゲート絶縁膜の厚さは、数nm程度の極めて薄い厚さが要求されている。

【0003】一般的に、ゲート絶縁膜は、シリコン基板の熱酸化により形成されるシリコン酸化膜（SiO₂膜）が用いられる。しかし、シリコン酸化膜を数nm程度まで薄くすると、リーク（トンネル）電流の増加、ゲート電極（ポリシリコン等）からの不純物の突き抜け等が問題となる。

【0004】トンネル電流の増加等を抑制するため、薄膜のシリコン酸化膜（またはシリコン窒化膜、シリコン酸窒化膜）上に、シリコン酸化膜よりも比誘電率の高い膜（高誘電率膜）を積層した積層ゲート絶縁膜が開発されている。積層ゲート絶縁膜を用いることにより、ゲート絶縁膜のある程度の物理的厚さを確保しつつ、実効酸化膜換算膜厚（EOT）を低く維持することができる。ここで、実効酸化膜換算膜厚は、比誘電率 ε 、実膜厚 t の膜の厚さを、比誘電率 ε_{SiO_2} のシリコン酸化膜の厚さに換算した値であり、 $EOT = (\varepsilon_{SiO_2} / \varepsilon) \cdot t$ で定義される。

【0005】高誘電率膜としてシリコン窒化膜（SiN

膜）を用いた積層ゲート絶縁膜の形成方法が、特開2000-294550号公報に開示されている。上記公報に開示の方法により形成される絶縁ゲートは、ラジアルラインスロットアンテナ（RLSA）を備えるプラズマ処理装置を用いて1nm以下の厚さで形成された直接酸窒化膜（あるいは、酸化膜または窒化膜）と、この酸窒化膜上にCVDにより形成された2nm程度のSiN膜と、から構成される。

【0006】RLSA型プラズマ処理装置を用いた場合には、CVDにより形成した場合と比べて、ダングリングボンドが少ない、より品質の高い膜が形成される。また、RLSA型プラズマ処理装置を用いた膜形成処理は、比較的低温（250°C～450°C）で行われるので、他のプラズマ処理と比べて、膜表面のダメージは低減される。このように、RLSA型プラズマ処理装置により形成された膜は、高品質であり、従って、1000°C程度の高温でのアニール処理は必要でなく、ドーバントの拡散等も防がれる。

【0007】ここで、上記積層ゲート絶縁膜は、高誘電率膜としてSiN膜を用いている。SiN膜の比誘電率は8程度であり、従って、SiN膜のEOTは、実膜厚の0.5（=4/8）倍程度にしかならない。このため、微細化の要求に応えるべく、十分に厚い物理的膜厚を確保しつつ、十分に薄いEOTを得るには、SiN膜を用いた場合には限界がある。

【0008】このため、より比誘電率の高い無機系の絶縁膜、例えば、酸化アルミニウム（比誘電率：11）、酸化ジルコニウム（24）、酸化ハフニウム（25）等を用いて、よりEOTの薄い積層ゲート絶縁膜を得ることができる。例えば、比誘電率が24の酸化ジルコニウムを用いた場合には、実膜厚の0.17（=4/24）倍程度のEOTが得られることになる。

【0009】

【発明が解決しようとする課題】上記のように、無機系の高誘電率膜を用いることにより、所望の誘電率を備えるゲート絶縁膜が得られる。しかし、シリコン酸化膜の上に、無機系の高誘電率膜を直接形成すると、シリコン酸化膜と無機系膜とが反応してしまう。これにより、積層ゲート絶縁膜全体のEOTが増大してしまう。

【0010】また、一般に、上記無機系の高誘電率膜は、例えば、金属エトキシドのような有機金属を前駆体としてCVDにより成膜される。このため、成膜後の高誘電率膜は、数%の炭素を含むものとなる。炭素含有量が高いと、リーク電流が増大するなど、信頼性を低下させる。

【0011】このように、従来、十分に厚い物理的厚さを備えるとともに、十分に薄いEOTを実現可能な、信頼性の高いゲート絶縁膜を製造することは難しかった。

【0012】上記事情を鑑みて、本発明は、信頼性の高

い絶縁膜の製造が可能な絶縁膜の形成方法および形成システムを提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかる絶縁膜の形成方法は、シリコン基板の表面領域にシリコン酸化膜を形成する酸化膜形成工程と、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する窒化膜形成工程と、前記シリコン窒化膜上に、シリコン酸化膜よりも誘電率の高い誘電率膜を形成する工程と、を備え、前記酸化膜形成工程は、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露し、前記シリコン基板の表面領域にシリコン酸化膜を形成する工程を備え、前記窒化膜形成工程は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面を曝露し、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する工程を備える、ことを特徴とする。

【0014】上記構成において、前記酸化膜形成工程は、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露することにより、前記シリコン基板上に既に存在する酸化膜を改質する工程を含むことが望ましい。

【0015】上記構成において、前記酸化膜形成工程は、前記シリコン基板の表面を露出する工程と、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の露出された表面を曝露することにより、前記シリコン基板の表面領域を酸化する工程と、を備えることが望ましい。

【0016】上記構成において、前記窒化膜形成工程は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面を曝露することにより、前記シリコン酸化膜の表面領域を窒化する工程を備えることが望ましい。

【0017】上記構成において、前記誘電率膜は、金属を主成分として構成され、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記誘電率膜の表面を曝露することにより、前記高誘電率膜の表面を改質する誘電率膜改質工程をさらに備えてよい。また、上記構成において、前記誘電率膜改質工程では、例えば、前記酸素を含むガスのプラズマにより前記誘電率膜中の炭素を除去する。

【0018】上記構成において、例えば、前記酸化膜形成工程では前記シリコン酸化膜を1nm～20nmの厚さで形成し、前記窒化膜形成工程では、前記シリコン窒

化膜を0.5nm～6nmの厚さで形成する。

【0019】上記構成において、前記ガスはアルゴンを含んで構成されることが望ましい。

【0020】上記構成において、例えば、前記絶縁膜は、絶縁ゲート型電界効果トランジスタのゲート絶縁膜を構成する。

【0021】上記目的を達成するため、本発明の第2の観点にかかる絶縁膜の形成システムは、シリコン基板の表面領域にシリコン酸化膜を形成する酸化膜形成ユニットと、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する窒化膜形成ユニットと、前記シリコン窒化膜上に、シリコン酸化膜よりも比誘電率の高い誘電率膜を形成する誘電膜形成ユニットと、を備え、前記酸化膜形成ユニットは、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露し、前記シリコン基板の表面領域にシリコン酸化膜を形成し、前記窒化膜形成ユニットは、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面を曝露し、前記シリコン酸化膜の表面領域にシリコン窒化膜を形成する、ことを特徴とする。

【0022】上記構成において、前記酸化膜形成ユニットは、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の表面を曝露することにより、前記シリコン基板上に既に存在する酸化膜を改質することが望ましい。

【0023】上記構成において、前記酸化膜形成ユニットは、前記シリコン基板の表面を露出し、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン基板の露出された表面を曝露することにより、前記シリコン基板の表面領域を酸化することが望ましい。

【0024】上記構成において、前記窒化膜形成ユニットは、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記シリコン酸化膜の表面を曝露することにより、前記シリコン酸化膜の表面領域を窒化することが望ましい。

【0025】上記構成において、前記誘電率膜は、金属を主成分として構成され、酸素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記誘電率膜の表面を曝露することにより、前記誘電率膜の表面を改質する誘電率膜改質ユニットをさらに備えてよい。また、上記構成において、前記誘電率膜改質ユニットでは、例えば、前記酸素を含むガスのプラズマにより前記誘電率膜中の炭素を除去する。

【0026】上記構成において、例えば、前記酸化膜形

成ユニットで、前記シリコン酸化膜は1nm～20nmの厚さで形成され、前記窒化膜形成ユニットで、前記シリコン窒化膜は0.5nm～6nmの厚さで形成される。

【0027】上記構成において、前記ガスはアルゴンを含んで構成されることが望ましい。

【0028】上記構成において、前記絶縁膜は、例えば、絶縁ゲート型電界効果トランジスタのゲート絶縁膜を構成する。

【0029】

【発明の実施の形態】以下、本実施の形態にかかる絶縁膜の形成方法について、図面を参照して説明する。

【0030】本実施の形態により形成される絶縁膜は、図1に示す絶縁ゲート型電界効果トランジスタ(Metal Insulator Semiconductor Field Effect Transistor: MISFET)を構成する。

【0031】図1に示すように、MISFET100は、N型のシリコン基板101の表面領域に設けられたP型のドレイン領域102およびソース領域103と、ドレイン領域102およびソース領域103に挟まれたシリコン基板101の表面領域(チャネル領域)の上に設けられたゲート絶縁膜104と、ゲート絶縁膜104上に設けられたゲート電極105と、を備える。ドレイン領域102およびソース領域103は、それぞれ、MISFET100を構成するドレイン電極およびソース電極に接続されている。なお、シリコン基板101と、ドレイン領域102およびソース領域103とは、それぞれ、逆の導電型であってもよい。

【0032】ドレイン領域102およびソース領域103に挟まれたシリコン基板101上には、ゲート絶縁膜104を介して、ゲート電極105が設けられている。ゲート電極105は、ポリシリコン(p-Si)から構成されている。ゲート電極105はMISFET100を構成し、ゲート電圧の印加の際にはゲート絶縁膜104の下のシリコン基板101表面に、チャネル(ch)が形成され、ソース-ドレイン間が接続される。

【0033】ゲート絶縁膜104は、シリコン酸化膜(SiO₂膜)106と、シリコン窒化膜(SiN膜)107と、高誘電率膜108と、から構成される。

【0034】シリコン酸化膜106は、シリコン基板101の表面領域(チャネルch)の上に設けられている。シリコン酸化膜106は、後述するラジアルラインスロットアンテナ(RLSA)を備えるプラズマ処理装置を用いた、シリコン基板101の表面領域の酸化処理によって形成される。シリコン酸化膜106は、例えば、0.5nm～14nmの厚さで形成される。

【0035】シリコン窒化膜107は、シリコン酸化膜106に積層されて設けられている。シリコン窒化膜107は、RLSA型プラズマ処理装置を用いた、シリコン酸化膜106の窒化処理によって形成される。シリコ

ン窒化膜107は、例えば、0.5nm～6nmの厚さで設けられる。

【0036】高誘電率膜108は、シリコン窒化膜107とゲート電極105とに挟まれて設けられている。高誘電率膜108は、Al₂O₃、HfSiO₂、Ta₂O₅、ZrSiO₂、HfO₂、ZrO₂等の無機(金属)系材料から構成される。高誘電率膜108は、CVD(Chemical Vapor Deposition)により、例えば、1nm～20nmの厚さで形成される。ここで、高誘電率膜とは、シリコン酸化膜の被誘電率(4程度)よりも高い誘電率を有する膜をいう。

【0037】次に、上記ゲート絶縁膜104の形成方法について、図面を参照して説明する。図2に、本実施の形態にかかるゲート絶縁膜の形成システム10の構成を示す。図2に示すように、ゲート絶縁膜の形成システム10は、カセットステーション11と、処理ステーション12と、から構成される。

【0038】カセットステーション11は、カセット載置台13と、第1搬送室14と、を備える。カセット載置台13には、所定枚数のウェハを収容可能なカセットCが載置される。カセット載置台13には、未処理のウェハを収容したカセットCが載置される一方で、処理後のウェハを収容したカセットCが載置台13から搬出される。

【0039】第1搬送室14には、アームを有する第1搬送機構15が配置されている。第1搬送機構15は、カセットCに収容されたウェハを処理ステーション12側に搬入する一方で、処理ステーション12側から処理後のウェハを搬出し、カセットCに収容する。第1搬送室14の内部は、清浄空気のダウンフローにより清浄に保たれている。

【0040】処理ステーション12は、第2搬送室16と、ロードロックユニット17a、17bと、エッティングユニット18と、酸化処理ユニット19と、窒化処理ユニット20と、CVDユニット21と、アニールユニット22と、予備ユニット23と、から構成される。

【0041】略八角形の第2搬送室16の周囲には、ゲートバルブ24を介して各ユニットが接続されている。すなわち、処理ステーション12は、クラスター型のシステムを構成している。第2搬送室16は排気機構等を備え、減圧可能となっている。また、ゲートバルブ24によって隔離された各ユニット17～23は、それぞれが排気機構を備え、その内部に第2搬送室16とは独立した雰囲気を形成可能となっている。

【0042】第2搬送室16の中央には、第2搬送機構25が設置されている。第2搬送機構25は、アームを備え、各ユニット17～23間におけるウェハの搬送を行う。

【0043】ロードロックユニット17a、17bは、カセットステーション11の第1搬送室14に接続され

ている。ロードロックユニット17aは、処理ステーション12へのウェハ搬入用ポートとして機能し、ロードロックユニット17bは、ウェハ搬出用のポートとして機能する。第1搬送機構15は、カセット載置台13のカセットCに収容されたウェハをロードロックユニット17a内に搬入する。また、第1搬送機構15は、ロードロックユニット17bから、処理後のウェハを搬出し、カセットCに収容する。

【0044】エッティングユニット18では、ウェハ（以下、ウェハW）表面に形成された自然酸化膜（シリコン酸化膜）を除去する。図3にエッティングユニット18の断面構成を示す。

【0045】図3に示すように、エッティングユニット18は、チャンバ26と、プラズマ形成管27と、を備える。

【0046】チャンバ26は、アルミニウム等から構成され、略円筒形状に形成されている。チャンバ26の内部には、ウェハWを載置する載置台28が設けられている。載置台28は、チャンバ26の底面に取り付けられた、例えば、石英製の支柱29により支持されている。

【0047】チャンバ26の下方には、載置台28およびチャンバ26内を所定の温度に加熱するための、ハロゲンランプ等の加熱ランプ30が配置されている。チャンバ26と加熱ランプ30との間には、石英等からなる透過窓31が配置されている。チャンバ26の底部には、照射口32が形成されており、透過窓31の端部は、照射口32の周囲に気密に接着されている。これにより、加熱ランプ30から放射された熱線は、透過窓31、照射口32を通して、チャンバ26内（載置台28の裏面）に照射される。

【0048】チャンバ26の底部の、支柱29の周囲には、排気口33が設けられている。排気口33は、真空ポンプ等を備える排気ラインに接続されている。排気ラインにより、チャンバ26内は、所定の圧力に設定される。

【0049】チャンバ26の側壁には、載置台28とほぼ同じ高さに、搬入出口34が設けられている。搬入出口34は、ゲートバルブ24を介して第2搬送室16と接続している。ゲートバルブ24の開放時には、搬入出口34を介して、ウェハWの搬入出が行われる。

【0050】プラズマ形成管27は、石英等から構成され、管状に構成されている。プラズマ形成管27は、チャンバ26の天部を貫通して取り付けられている。プラズマ形成管27の上端には、ガス導入口35が設けられ、ガス導入口35は、マスフローコントローラ36、37を介して窒素ガス源38および水素ガス源39に接続されている。これにより、ガス導入口35から、窒素（N₂）と水素（H₂）とからなる混合ガスが、プラズマ形成管27内に導入される。ここで、混合ガスは、例えば、窒素/水素=100 sccm/10 sccmで供

給される。

【0051】プラズマ形成管27の上部には、プラズマ形成部40が設けられている。プラズマ形成部40は、マイクロ波発生源41と、矩形導波管42と、エベンソン型導波管43と、を備える。

【0052】マイクロ波発生源41は、例えば、波長2.45 GHzのマイクロ波を発生する。マイクロ波発生源41からのマイクロ波は、矩形導波管42およびエベンソン型導波管43を介して、プラズマ形成管27内に供給される。プラズマ形成管27の内部には、ガス導入口35から供給された窒素と水素の混合ガスが導入されており、供給されたマイクロ波は、混合ガスを活性化する。これにより、プラズマ形成管27の上方から下方に向かって、ガスプラズマのダウンフローが形成される。

【0053】プラズマ形成管27の下端には、流出口44が設けられている。流出口44には、これに連通して、下方向へ傘状あるいは円錐状に拡がった石英等からなる覆い部材45が設けられている。覆い部材45により、流出口44から流出するガスは、拡散されてチャンバ26内に供給される。

【0054】流出口44の直下には、多数のガス孔46を備えるリング状のシャワーへッド47が配置されている。シャワーへッド47は、チャンバ26の壁を貫通する連通管48、および、連通管48に備えられたマスフローコントローラ49を介して、3フッ化窒素（NF₃）ガス源50に接続されている。

【0055】シャワーへッド47からは、NF₃ガスが供給され、NF₃ガスは、水素と窒素とからなる混合ガスプラズマのダウンフロー中に供給される。ここで、NF₃は、例えば、30 sccmで供給される。プラズマ中では、水素および窒素は、ラジカル等の活性化状態にあり、NF₃分子は、これらラジカル等との衝突などにより活性化され、解離してフッ素ラジカル等を生成する。ウェハW上に供給されるガスは、窒素ラジカル、水素ラジカル、フッ素ラジカル等を含むプラズマ状態にある。

【0056】上記のように形成されたプラズマが、ウェハWの表面と接触すると、ウェハWの表面には、SiとNとHとFとOとを含む膜（詳細には解明されていない）が形成される。この膜は、ウェハWを100°C以上に加熱すると、容易に昇華して、ウェハWの表面から除去される。以上のように、ウェハW表面の自然酸化膜（SiO₂膜）は、プラズマのダウンフローにより除去される。

【0057】また、自然酸化膜（SiO₂膜）が除去されたシリコン基板の表面には、シリコンのダングリングボンドが多数存在するが、これらはプラズマ中の水素（ラジカル）と結合する。これにより、基板表面は安定化する。

【0058】酸化処理ユニット19は、ラジアルラインスロットアンテナ(Radial Line Slot Antenna: RLSA)型のプラズマ処理装置である。酸化処理ユニット19は、マイクロ波エネルギーを用いて処理ガスのプラズマを発生させ、このプラズマにより、シリコン基板101の表面を酸化し、シリコン酸化膜106を形成する。

【0059】図4に、酸化処理ユニット19の断面構成を示す。図4に示すように、酸化処理ユニット19は、略円筒形のチャンバ51を備える。チャンバ51は、アルミニウム等から構成されている。

【0060】チャンバ51内部の中央には、被処理体である半導体ウェハ(以下、ウェハW)の載置台52が配置されている。載置台52には、図示しない温調部が内蔵されており、温調部により、ウェハWは所定温度、例えば、室温～600°Cに加熱される。

【0061】チャンバ51の側壁には、載置台52の上面とほぼ同じ高さに、搬入出口53が設けられている。搬入出口53は、ゲートバルブ24を介して第2搬送室16と接続している。ゲートバルブ24の開放時には、搬入出口53を介して、ウェハWの搬入出が行われる。

【0062】チャンバ51の底部には、排気管54の一端が接続されており、他端は、真空ポンプ等の排気装置55に接続されている。排気装置55等により、チャンバ51内は、所定の圧力、例えば、4.0Pa～0.13kPa(30mTorr～1Torr)の圧力に設定される。

【0063】チャンバ51の側部上方には、ガス供給管56が設けられている。ガス供給管56は、酸素(O₂)ガス源57、水素(H₂)ガス源58およびアルゴン(Ar)ガス源59に接続されている。ガス供給管56は、チャンバ51の側壁の周方向に沿って、例えば、16カ所に均等に配置されている。このように配置されることにより、ガス供給管56から供給されるガスは、載置台52上のウェハWの上方に均等に供給される。

【0064】チャンバ51の上部には、開口60が設けられている。開口60の内側には、窓61が設けられている。窓61は、透過性材料、例えば、石英、SiO₂系のガラス、Si、N₄、NaCl、KCl、LiF、CaF₂、BaF₂、Al₂O₃、AlN、MgOなどの無機物、また、ポリエチレン、ポリエチレン、ポリカーボネート、セルロースアセテート、ポリプロピレン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミドなどの有機物のフィルム、シート、から構成されている。

【0065】窓61の上には、例えば、ラジアルラインスロットアンテナ(以下、RLSA)62が設けられている。RLSA62の上には、高周波電源部63に接続された導波路64が設けられている。導波路64は、RLSA62に下端が接続された扁平な円形導波管65

と、円形導波管65の上面に一端が接続された円筒型導波管66と、円筒型導波管66の上面に接続された同軸導波変換器67と、同軸導波変換器67の側面に直角に一端が接続され、他端が高周波電源部63に接続された矩形導波管68と、から構成されている。RLSA62および導波路64は、銅板から構成されている。

【0066】円筒型導波管66の内部には、同軸導波管69が配置されている。同軸導波管69は、導電性材料よりなる軸部材からなり、その一端がRLSA62の上面のほぼ中央に接続され、他端が円筒型導波管66の上面に同軸状に接続されている。

【0067】図5にRLSA62の平面図を示す。図5に示すように、RLSA62は、同心円上に設けられた複数のスロット62a、62a、…を表面に備える。各スロット62aは略方形の貫通した溝であり、隣接するスロット62aどうしは互いに直交して略Tの文字を形成するように配設されている。スロット62aの長さや配列間隔は、高周波電源部63より発生した高周波の波長に応じて決定されている。

【0068】高周波電源部63は、例えば、2.45GHzのマイクロ波を、例えば、500W～5kWのパワーで発生する。高周波電源部63から発生したマイクロ波は、矩形導波管68内を矩形モードで伝送される。さらに、マイクロ波は、同軸導波変換器67にて矩形モードから円形モードに変換され、円形モードで円筒型導波管66に伝送される。マイクロ波は、さらに、円形導波管65にて拡げられた状態で伝送され、RLSA62のスロット62aより放射される。放射されたマイクロ波は、窓61を透過してチャンバ51に導入される。

【0069】チャンバ51内は、所定の真空圧力にされており、ガス供給管56から、Ar、O₂およびH₂の混合ガスが、例えば、Ar/O₂/H₂=10:1:1で、チャンバ51内に供給される。窓61を透過したマイクロ波により、チャンバ51内の混合ガスに高周波エネルギーが伝達され、高周波プラズマが発生する。この際、マイクロ波をRLSA62の多数のスロット62aから放射しているので、高密度のプラズマが生成される。ここで、RLSA62を用いて形成されるプラズマ中の活性種は、0.7～2eV程度の電子温度を有する。このように、RLSA62によれば、活性の比較的穏やかなプラズマ活性種が生成される。

【0070】生成された高密度プラズマへの曝露により、ウェハW表面の酸化が行われる。すなわち、生成したプラズマ中の、Arラジカルが、ウェハW表面のシリコン基板の表面に作用してエネルギーを与え、Si同士の結合を切断等する。さらに、酸素(O)ラジカルが、SiとSi-O結合を形成する。このようにして、シリコン基板の表面が酸化され、表面に、例えば、1nm～20nmのシリコン酸化膜が形成される。

【0071】この際、H₂から発生するHラジカルは、

Siのダングリングボンドと結合し、形成されるシリコン酸化膜を安定化させ、膜質を向上させる。

【0072】窒化処理ユニット20は、酸化処理ユニット19と同様の、RLSA型のプラズマ処理装置である。窒化処理ユニット20では、酸化処理ユニット19において形成されたシリコン酸化膜106の表面の一部を窒化し、シリコン窒化膜107を形成する。

【0073】窒化処理ユニット20は、図3に示す酸化処理ユニット19とほぼ同一の構成を有する。酸化処理ユニット19と異なる点は、酸素(O₂)ガスの代わりに、窒素(N₂)ガスを用いる点である。窒化処理において、Ar、N₂およびH₂の混合ガスを、例えば、Ar/N₂/H₂=10:1:1の比率で用いる。なお、酸素の代わりに用いるガスは、窒素を含むガスであればよく、NH₃、N₂O、NO、NO₂等を用いてよい。

【0074】窒化処理ユニット20でのプラズマ処理において、ウェハWの表面に形成されたシリコン酸化膜(SiO₂膜)は、活性化されたArラジカルの作用により、Si-O結合が切断される。さらに、窒素系ガスより生成した窒素(N)ラジカルが、解離したこのSiと結合することにより、Si-N結合が生成する。このようにして、表面のシリコン酸化膜の一部が窒化されて、0.5nm~6nmのシリコン窒化膜(SiN)膜107が形成される。

【0075】CVDユニット21は、窒化処理の施され、SiN膜107が形成されたウェハWの表面上に、高誘電率膜108、ここでは、酸化タンタル(Ta₂O₅)膜を形成する。図6に、CVDユニット21の断面構成を示す。

【0076】図6に示すように、CVDユニット21は、略円筒状のチャンバ70を備える。チャンバ70は、例えば、アルミニウムから構成されている。チャンバ70の内部中央には、ウェハWを保持するためのサセプタ71が設けられている。

【0077】チャンバ70の上部には、サセプタ71と対向するように、複数のガス供給孔72を有するシャワーヘッド73が設けられている。シャワーヘッド73には、処理ガス供給ラインが接続されている。処理ガス供給ラインには、処理ガス源74が配置されている。

【0078】Ta₂O₅膜を形成する本例では、処理ガスは、例えば、100°C~200°Cに加熱気化した有機タンタルガス、例えば、ペンタエトキシタンタルガス(Ta(O₂C₂H₅)₅)と、酸化性ガス及び水分を含む窒素ガス、キャリアガスとしての不活性ガス、例えば、アルゴンガスと、から構成されている。これらの処理ガスは、直前に、または、予め混合されてシャワーヘッド73に導入され、ガス供給口72からウェハWの表面全体に供給される。

【0079】サセプタ71の周囲には、複数のバッフル

孔75を備えるバッフルプレート76が配置されている。シャワーヘッド73からチャンバ70内に供給されたガスは、バッフル孔75を介して、下方へと流れる。チャンバ70の下部には、排気ポート77が複数設けられている。排気ポート77は、バッファータンク78に接続されている。バッファータンク78により、チャンバ70内に供給されたガスは、一旦貯留され、これにより、チャンバ70内の圧力に均一性が得られる。

【0080】また、バッファータンク78は、排気ラインに接続されている。排気ラインは、真空ポンプ等を備え、チャンバ70内を所定の圧力、例えば、0.13kPa(1Torr)に設定する。

【0081】サセプタ71の下方には、石英等からなる窓79を介して、加熱室80が配置されている。加熱室80には、ハロゲンランプ等の加熱ランプ81が設置されている。加熱ランプ81の、窓79を介したランプ加熱により、サセプタ71(およびチャンバ70内部)は、所定温度、例えば、300°C~600°Cに設定される。

【0082】チャンバ70の側壁には、サセプタ71とほぼ同程度の高さに、搬入出口82が設けられている。搬入出口82は、ゲートバルブ24を介して、第2搬送室16に接続されている。ゲートバルブ24の開放時には、第2搬送機構25により、ウェハWの搬入出が行われる。

【0083】上記構成のCVDユニット21において、例えば、CVD処理は、例えば、10分程度行われ、窒化処理ユニット20にて成膜されたSiN膜107上に、例えば、1nm~20nmの高誘電率膜(Ta₂O₅膜)108が形成される。

【0084】アニールユニット22は、酸化処理ユニット19とほぼ同一の構成を有する。アニールユニット22において、CVDユニット21にて成膜された高誘電率膜(金属系絶縁膜)108のアニール(改質)が行われる。すなわち、金属系絶縁膜108中に含まれる前駆体(金属エトキシド)由来の炭素(C)と酸素プラズマとを反応させ、CO、CO₂等として除去する。これにより、炭素含有量の少ない、リーク電流等が低減された品質の高い高誘電率膜108が得られる。

【0085】なお、アニールユニット22にて用いられる処理ガスは、酸素ガス比を小さくするなど、酸化処理ユニット19におけるガス混合比とは異なるものとしてもよい。

【0086】予備ユニット23は、熱処理ユニット等の、他の処理ユニットとして適用可能な汎用ユニットである。また、ゲート絶縁膜の形成システム10全体のスループットを向上させるため、上記した各ユニット17~22を設けてもよい。さらに、予備ユニット23の数は、一基に限らず、複数設けてもよい。

【0087】以下、上記構成のゲート絶縁膜104の形

成システム10を用いたゲート絶縁膜104の形成方法について、図2を参照して説明する。

【0088】まず、ドレン領域102およびソース領域103が形成されたウェハWを用意する。これらのウェハWは、所定枚数、例えば、25枚毎にカセットCに収容されて、カセットステーション11のカセット載置台13上に載置される。

【0089】第1搬送機構15は、カセットC内のウェハWを取り出し、ロードロックユニット17a内に載置する。その後、ロードロックユニット17a内は閉鎖され、第2搬送室16とほぼ同じ圧力に設定される。その後、ゲートバルブ24が開放され、第2搬送機構25は、ロードロックユニット17aからウェハWを取り出す。

【0090】第2搬送機構25は、ウェハWをエッティングユニット18に搬入し、載置台28上に載置する。その後、ゲートバルブ24は閉鎖され、エッティングユニット18の内部は、所定の圧力に設定される。

【0091】エッティングユニット18において、N₂とH₂とNF₃とからなるプラズマガスのダウンフローを用いたエッティングが行われる。これにより、ウェハW表面に形成されていた自然酸化膜(SiO₂膜)は除去される。また、同時に、ウェハW表面のシリコン(Si)のダングリングボンドには、水素(H)が結合し、安定な膜が形成される。

【0092】エッティング処理の後、エッティングユニット18の内部は、第2搬送室16とほぼ同じ圧力に設定される。続いて、ゲートバルブ24が開放され、第2搬送機構25により、エッティングユニット18からウェハWが搬出される。

【0093】ウェハWは、続いて、酸化処理ユニット19に送られる。第2搬送機構25は、酸化処理ユニット19内の載置台52上に載置される。その後、ゲートバルブ24は閉鎖され、酸化処理ユニット19の内部は所定の圧力に設定される。

【0094】酸化処理ユニット19では、RLSA型プラズマ処理装置により、シリコン基板101の表面の酸化処理行われる。これにより、シリコン基板101の表面に、例えば、1nm～20nmのシリコン酸化膜が形成される。

【0095】酸化処理の後、酸化処理ユニット19の内部は、第2搬送室16とほぼ同じ圧力に設定される。続いて、ゲートバルブ24が開放され、第2搬送機構25により、酸化処理ユニット19からウェハWが搬出される。次に、第2搬送機構25は、ウェハWを窒化処理ユニット20の内部に搬入する。ウェハWの搬入後、ゲートバルブ24は閉鎖され、窒化処理ユニット20の内部は所定の圧力に設定される。

【0096】窒化処理ユニット20では、RLSA型プラズマ処理装置により、シリコン基板101の表面の窒

化処理行われる。これにより、シリコン酸化膜の表面が窒化される。これにより、シリコン酸化膜の一部、例えば、0.5nm～6nmのシリコン窒化膜107が形成される。

【0097】窒化処理の後、窒化処理ユニット20の内部は、第2搬送室16とほぼ同じ圧力に設定される。続いて、ゲートバルブ24が開放され、第2搬送機構25により、窒化処理ユニット20からウェハWが搬出される。次に、第2搬送機構25は、ウェハWをCVDユニット21の内部に搬入する。ウェハWの搬入後、ゲートバルブ24は閉鎖され、CVDユニット21の内部は所定の圧力に設定される。

【0098】CVDユニット21では、CVD法により、シリコン窒化膜107の上に、高誘電率膜108、例えば、酸化タンタル膜が形成される。高誘電率膜108は、例えば、1nm～20nmの厚さで形成される。

【0099】CVD処理の後、CVDユニット21の内部は、第2搬送室16とほぼ同じ圧力に設定される。続いて、ゲートバルブ24が開放され、第2搬送機構25により、CVDユニット21からウェハWが搬出される。次に、第2搬送機構25は、ウェハWをアニールユニット22の内部に搬入する。ウェハWの搬入後、ゲートバルブ24は閉鎖され、アニールユニット22の内部は所定の圧力に設定される。

【0100】アニールユニット22では、RLSA型プラズマ処理装置を用いたアニール処理がウェハWに施される。すなわち、低エネルギーの酸素ガスプラズマを高誘電率膜108にさらして、膜中の炭素(C)を除去する。

【0101】アニール処理の後、アニールユニット22の内部は、第2搬送室16とほぼ同じ圧力に設定される。続いて、ゲートバルブ24が開放され、第2搬送機構25により、アニールユニット22からウェハWが搬出される。次に、第2搬送機構25は、ウェハWをロードロックユニット17bに搬入する。ウェハWの搬入後、ゲートバルブ24は閉鎖され、ロードロックユニット17bの内部は第1反動室とほぼ同じ圧力に設定される。

【0102】続いて、第1搬送機構15は、ロードロックユニット17bからウェハWを搬出し、カセット載置台13上のカセットCに収容する。以上の工程で、シリコン酸化膜106と、シリコン窒化膜107と、高誘電率膜108と、からなるゲート絶縁膜104の形成工程は終了する。

【0103】本発明は、上記の実施の形態に限られず、種々の変形、応用が可能である。以下、本発明に適用可能な上記の実施の形態の変形態様について、説明する。

【0104】上記実施の形態におけるエッティングユニット18の構成は一例であり、ウェハWの表面に形成された自然酸化膜(SiO₂膜)を効果的に除去可能な構成

であればどのような構成であってもよい。また、CVDユニット21の構成も一例であり、SiN膜上に酸化タンタル膜を形成可能な構成であればどのような構成であってもよい。また、酸化タンタル以外の高誘電率膜の成膜に適した構成としてもよい。

【0105】上記実施の形態では、エッチングユニット18を設け、ウェハW表面の自然酸化膜を除去するものとした。しかし、エッチングユニット18を設けず、酸化処理ユニット19にて、品質の低いシリコン酸化膜（自然酸化膜）を品質の高いシリコン酸化膜106に直接改質する構成としてもよい。

【0106】上記実施の形態において、酸化膜形成処理、窒化膜形成処理およびアニール処理は、それぞれ、酸化処理ユニット19、窒化処理ユニット20およびアニールユニット22において行うものとした。しかし、ガス供給系を統一するなどして、同一のユニットで行つてもよい。勿論、スループット、安全性の観点から、個別のユニットで行うことが望ましい。

【0107】上記実施の形態では、酸化処理ユニット19、窒化処理ユニット20およびアニールユニット22に用いるRLSA62および導波路64は、銅板から構成されるものとした。ここで、RLSA62および導波路64を構成する材料は、マイクロ波の伝搬ロスを抑えるため、導電率の高いAl、Cu、Ag/Cuメッキしたステンレススチールなどを好適に用いることができる。

【0108】また、環状導波路64への導入口の向きは、環状導波路64内のマイクロ波伝搬空間に効率よくマイクロ波を導入できるものであれば、H面T分岐や接線導入のようにH面に平行にマイクロ波を導入できる向き、又は、E面T分岐のようにH面に垂直に導入できる向きでもよい。また、マイクロ波の進行方向のスロット間隔は、管内波長の1/2もしくは1/4が最適である。

【0109】さらにまた、2.45GHzの波長のマイクロ波を用いて、高密度プラズマを発生させるものとした。しかし、これに限らず、マイクロ波周波数は、0.8GHz～20GHzの範囲から適宜選択することができる。

【0110】また、酸化、窒化等に用いるガスは、上記のものに限られない。例えば、Arのかわりに、Xe、Ne、Kr、He等の他の希ガスを用いてもよい。しかし、膜表面へのダメージを抑えつつ、SiO₂の結合を効果的に切断するには、Arを用いることが望ましい。また、窒化においては、N₂の他に、NH₃、N₂O、NO、NO₂等の窒素含有ガスを用いてもよい。

【0111】また、上記混合ガスの混合比も、上記のもの(Ar/N₂(O₂)/H₂=10:1:1)に限らず、例えば、N₂(O₂)、H₂の存在比をそれぞれ、0.05～5の範囲内で変化させてよい。さらに、ウ

10

20

エハ温度、反応圧力等の反応条件に関しても、上記例に限らず、高品質のSiN膜が形成可能であれば、いかなるものであってもよい。

【0112】上記実施の形態では、アニールユニット22にて、RLSA型プラズマ処理装置を用いて高誘電率膜中の炭素を除去するものとしたが、アニールユニット22を省いた構成としてもよい。勿論、アニールユニット22を備えた構成の方が、高品質の膜を形成可能であることはいうまでもない。

【0113】上記実施の形態において、積層ゲート絶縁膜104の最下層の膜は、シリコン酸化膜106としたが、シリコン窒化膜、シリコン酸窒化膜等のシリコン系膜であってもよい。この場合、酸化処理ユニット19において使用するガスの種類を変えればよい。例えば、シリコン窒化(SiN)膜であれば、酸素ガスの代わりに窒素ガスを用い、酸窒化(SiON)膜であれば、さらに、窒素ガスを加える構成とすればよい。

【0114】上記実施の形態では、高誘電率膜108として、無機(金属)系膜を用いるものとした。しかし、CVD等により形成したSiC、SiN等からなる、他の膜を用いてもよい。この場合、RLSAプラズマにより形成されたSiN膜は、ゲート電極(ポリシリコン)からの不純物のシリコン基板側への突き抜けを防ぐ膜として機能する。

【0115】上記実施の形態では、MISFET100のゲート電極105は、ポリシリコンから構成するものとした。しかし、これに限らず、シリコン-ゲルマニウムから構成してもよい。

【0116】上記実施の形態では、MISFET100のゲート絶縁膜104を形成するものとした。しかし、これに限らず、本発明をフラッシュメモリ等の、他の素子の絶縁膜の形成に適用することが可能である。

【0117】

【発明の効果】以上説明したように、本発明によれば、信頼性の高い絶縁膜の形成方法および形成システムが提供される。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるゲート絶縁膜の構成を示す図である。

【図2】本発明の実施の形態にかかるゲート絶縁膜の形成システムの構成を示す図である。

【図3】本発明の実施の形態にかかるエッチングユニットの構成を示す図である。

【図4】本発明の実施の形態にかかる酸化処理ユニットの構成を示す図である。

【図5】本発明の実施の形態にかかるRLSAの上面図である。

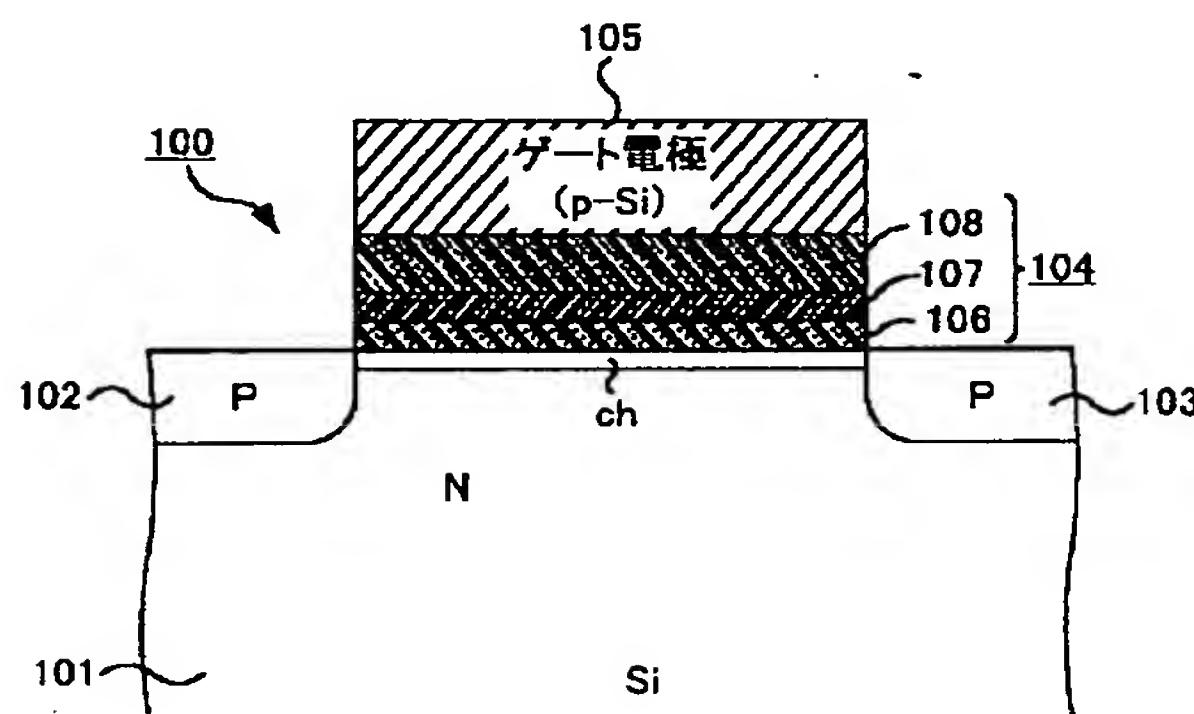
【図6】本発明の実施の形態にかかるCVDユニットの構成を示す図である。

50 【符号の説明】

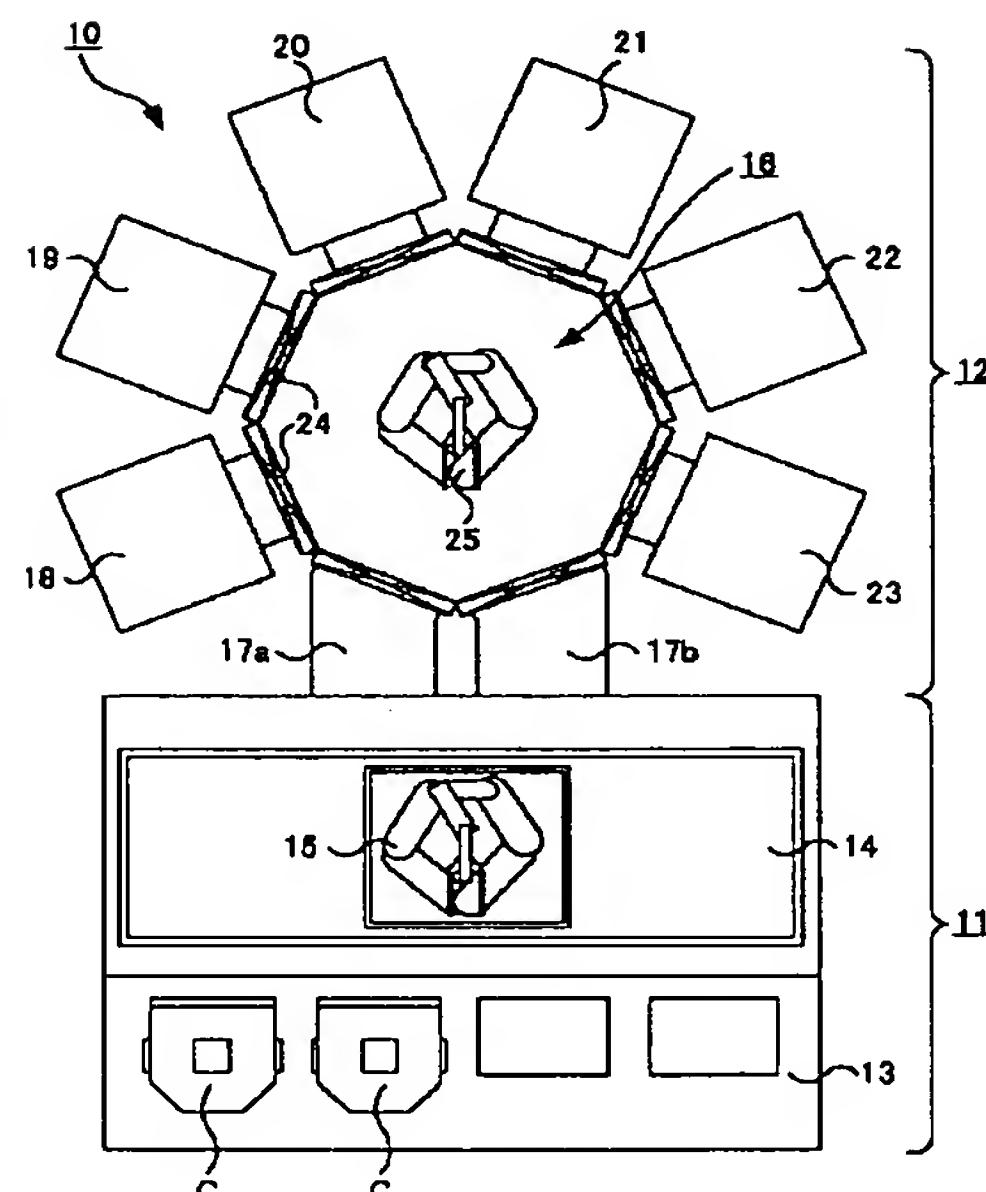
10 絶縁膜の形成システム
 11 カセットステーション
 12 処理ステーション
 17 ロードロックユニット
 18 エッチングユニット
 19 酸化処理ユニット
 20 窒化処理ユニット
 21 CVDユニット

* 22 アニールユニット
 23 予備ユニット
 100 MISFET
 101 シリコン基板
 104 ゲート絶縁膜
 106 シリコン酸化膜
 107 シリコン窒化膜
 * 108 高誘電率膜

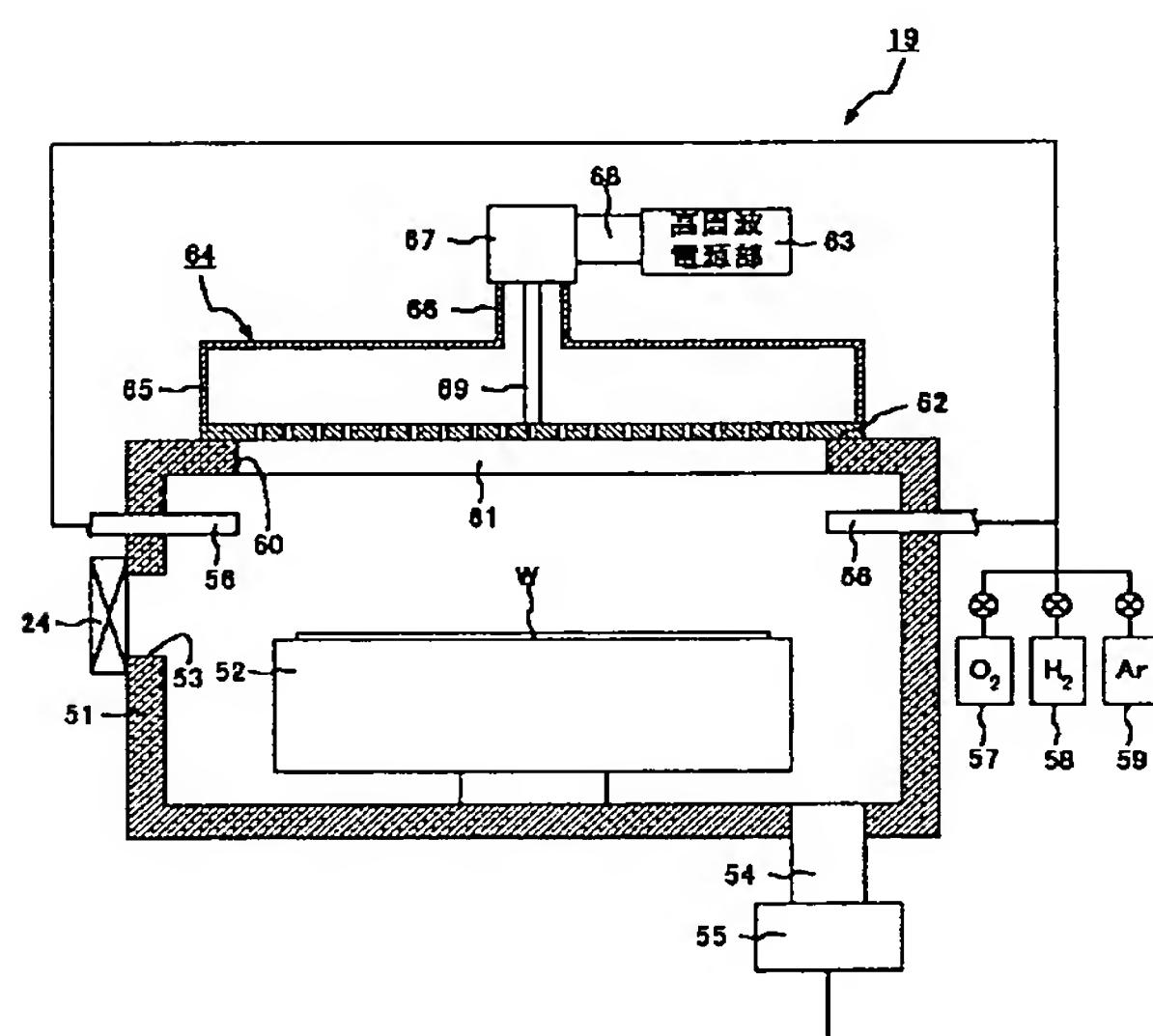
【図1】



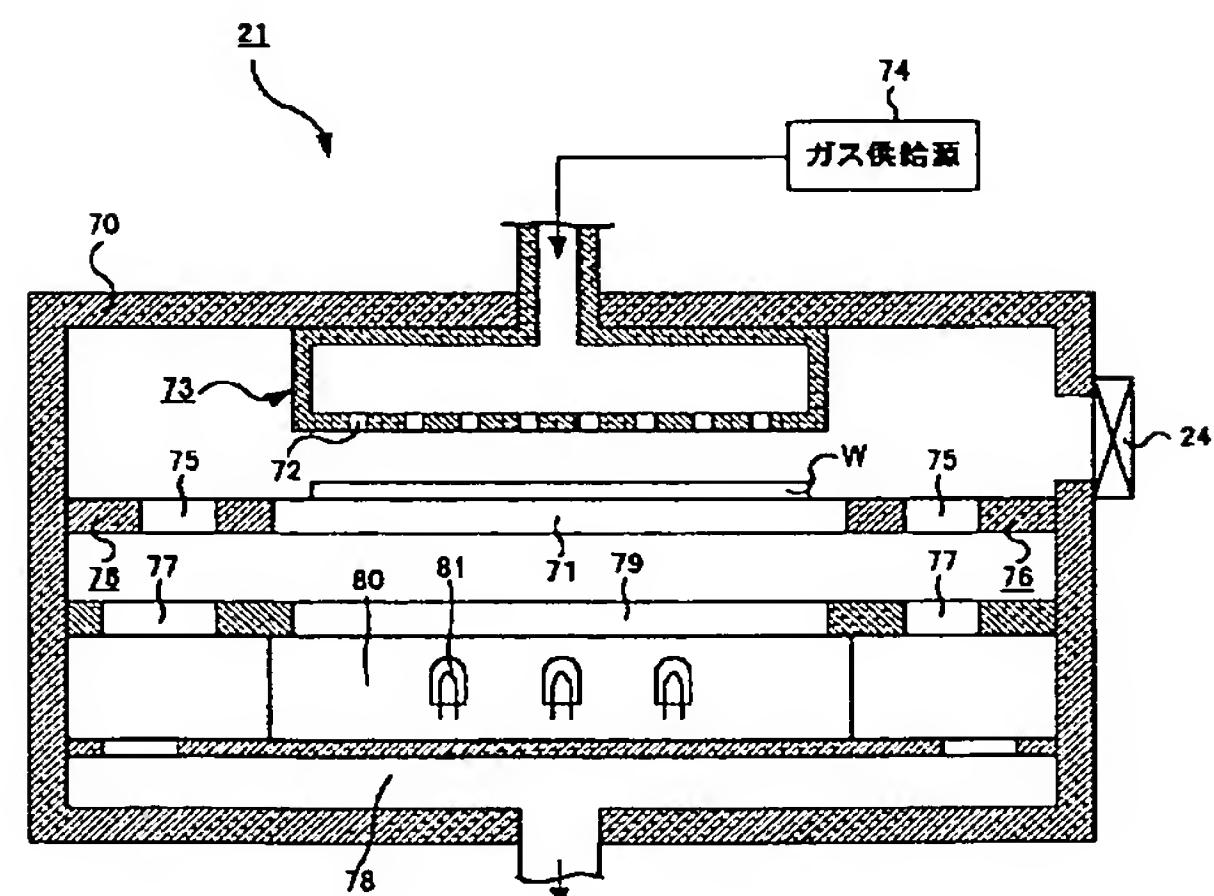
【図2】



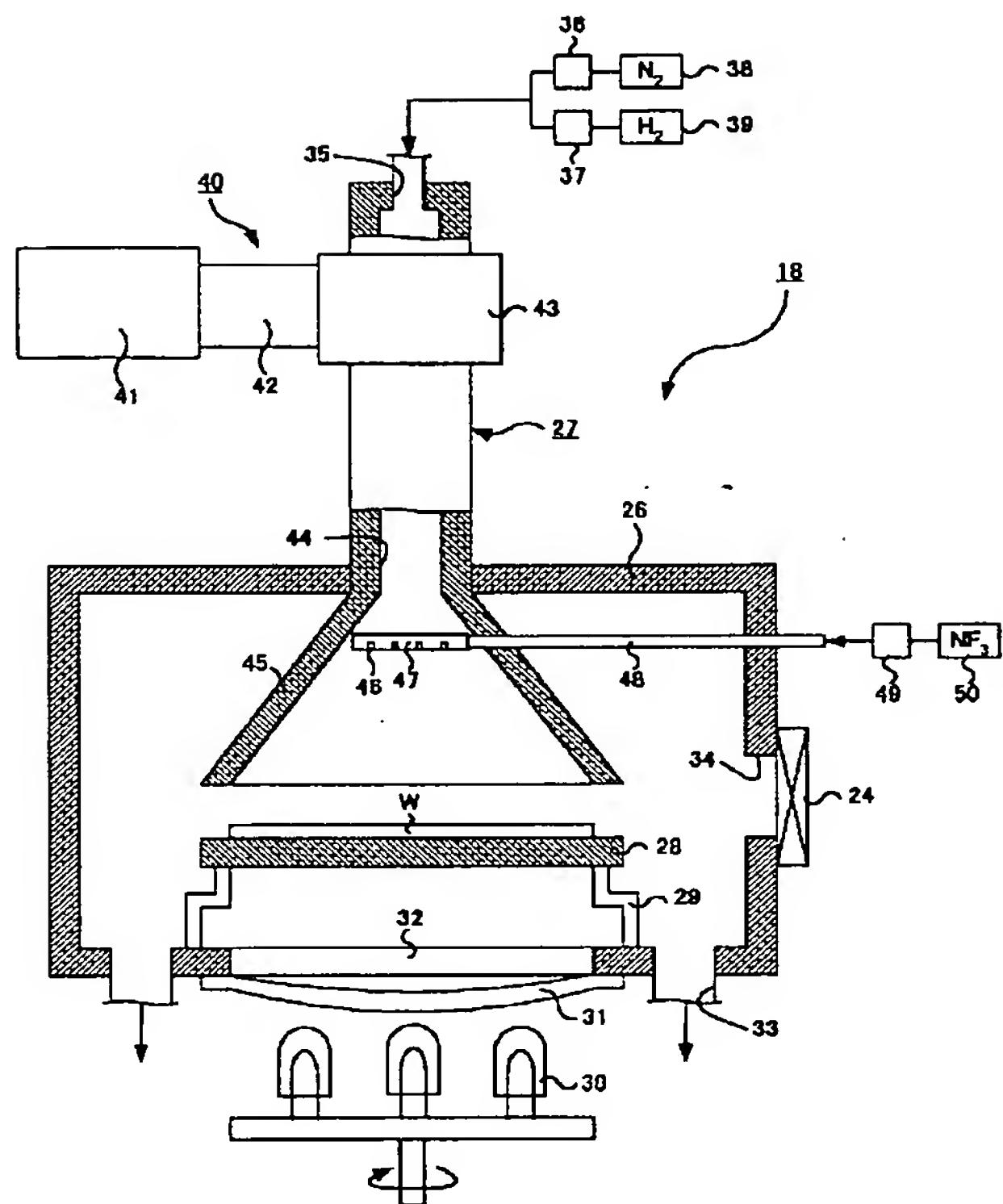
【図4】



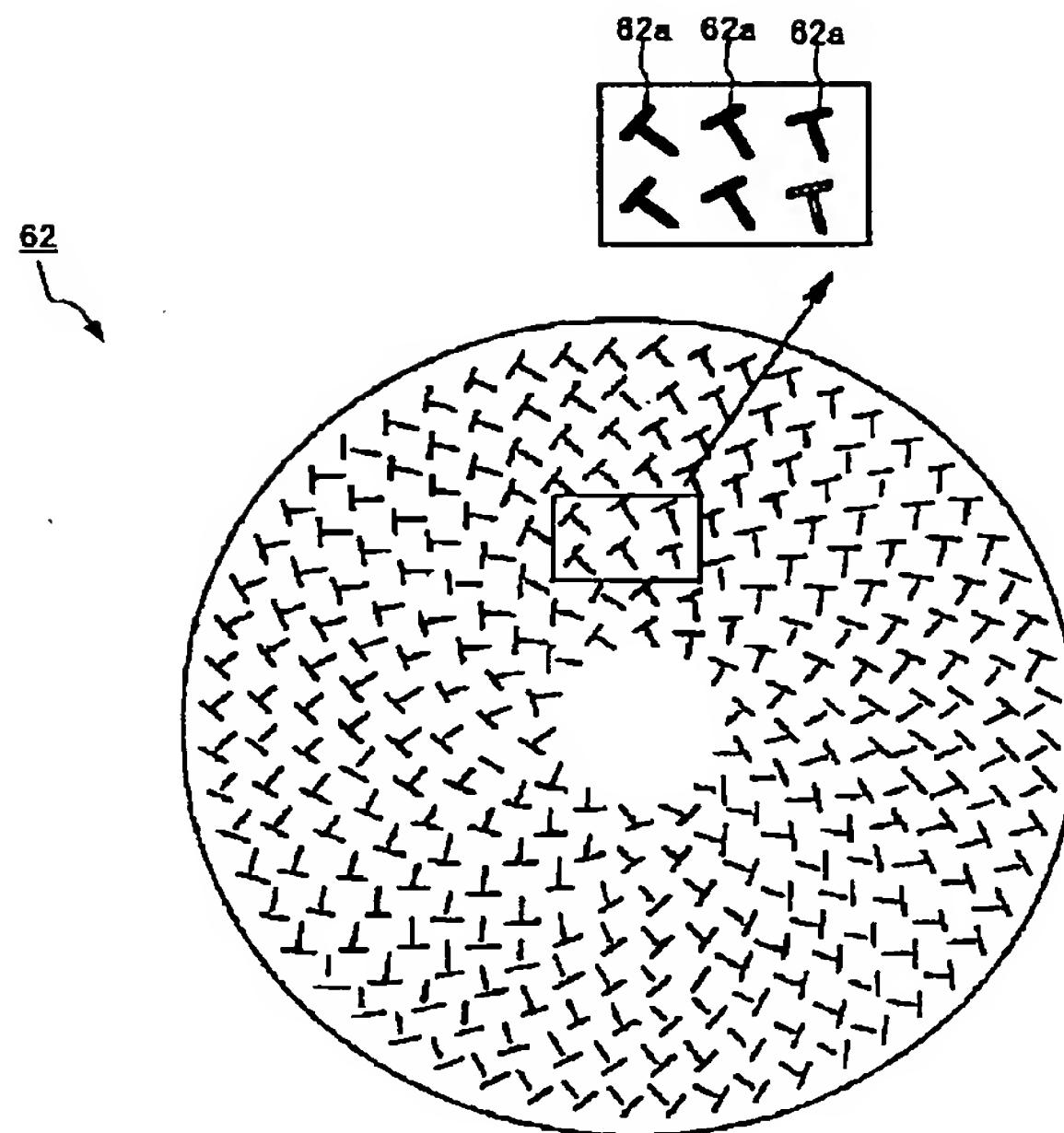
【図6】



【図3】



【図5】



フロントページの続き

(72)発明者 中西 敏雄
東京都港区赤坂五丁目3番6号 TBS放
送センター 東京エレクトロン株式会社内

F ターム(参考) 5F058 BA01 BD02 BD04 BD05 BD06
BD10 BD15 BF08 BF27 BF29
BF30 BF73 BF74 BH16 BJ01
5F140 AA24 AA28 BA01 BD02 BD05
BD07 BD09 BD11 BD12 BD13
BE07 BE08 BE09 BE10 BF01
BF04